



⑮ **BUNDESREPUBLIK  
DEUTSCHLAND**



**DEUTSCHES  
PATENT- UND  
MARKENAMT**

⑫ **Offenlegungsschrift**  
⑩ **DE 198 32 297 A 1**

⑤ Int. Cl.<sup>6</sup>  
**G 09 G 3/36**  
H 01 L 27/12

⑲ Aktenzeichen: 198 32 297.6  
⑳ Anmeldetag: 17. 7. 98  
㉑ Offenlegungstag: 21. 1. 99

**DE 198 32 297 A 1**

③① Unionspriorität:  
P 9-208570 17. 07. 97 JP

⑦① Anmelder:  
Semiconductor Energy Laboratory Co., Ltd., Atsugi,  
Kanagawa, JP

⑦② Vertreter:  
Grünecker, Kinkeldey, Stockmair & Schwanhäusser,  
Anwaltssozietät, 80538 München

⑦③ Erfinder:  
Yamazaki, Shunpei, Atsugi, Kanagawa, JP;  
Koyama, Jun, Atsugi, Kanagawa, JP; Shionoiri,  
Yutaka, Atsugi, Kanagawa, JP

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

- ⑤④ Anzeigevorrichtung und Treiberschaltkreis dafür
- ⑤⑦ In einer Aktivmatrixflüssigkristallanzeigevorrichtung wird der Treiber einer Gate-Signalleitung vorgesehen mit einem Treiberabschnitt niedriger Versorgungsspannung. Ein Pegelwandlerschaltkreis in dem Treiberabschnitt hoher Versorgungsspannung besteht aus zwei CMOS-Schaltkreisen, an die eine Versorgungsspannung Vdd2 (hohe Versorgungsspannung) geführt wird. Auch wird an zwei n-Kanal-TFT Tr3 und Tr7 in dem Pegelwandlerschaltkreis eine Vorspannung Vddl (niedrige Versorgungsspannung) geführt, die eine von der obigen unterschiedlichen Versorgungsspannung ist. Diese Struktur kann verhindern, daß eine hohe Last auf nur einen n-Kanal-TFT ausgeübt wird, und dadurch ist es möglich, die Spannungsfestigkeit hoch zu machen.

**DE 198 32 297 A 1**

## Beschreibung

## Hintergrund der Erfindung

## 1. Feld der Erfindung

Die vorliegende Erfindung bezieht sich auf einen Treiberschaltkreis für eine Anzeigevorrichtung, die ein Bild durch Treiben von in einer Matrix angeordneten Pixel-TFT anzeigt. Besonders bezieht sich die vorliegende Erfindung auf eine Vergrößerung der Spannungsfestigkeit des Treiberschaltkreises von diesem Typ. Auch bezieht sich die vorliegende Erfindung auf eine Flüssigkristallanzeigevorrichtung und einen Flüssigkristallprojektor, die jeweils den Treiberschaltkreis von diesem Typ haben.

## 2. Beschreibung des Stands der Technik

In den vergangenen Jahren hat sich eine Technik schnell entwickelt, bei der eine Halbleitervorrichtung mit einem auf einem billigen Glassubstrat gebildeten Halbleiterdünnsfilm, z. B. ein Dünnschichttransistor (TFT, thin film transistor) hergestellt wird. Dies kommt daher, daß eine Nachfrage nach Aktivmatrixflüssigkristallanzeigevorrichtungen gewachsen ist.

Die Aktivmatrixflüssigkristallanzeigevorrichtungen ist in der Weise entworfen, daß ein TFT in jeder von mehreren zehn bis mehreren Millionen Pixelbereichen in einer Matrix angeordnet ist, und Ladungen, die in die jeweiligen Pixelelektroden hineingehen oder herauskommen, durch die Schaltfunktion des TFT gesteuert werden.

Fig. 1A und 1B zeigen die Struktur einer konventionellen Aktivmatrixflüssigkristallanzeigevorrichtungen. Ein Schieberegister und ein Pufferschaltkreis werden allgemein "peripherer Treiberschaltkreis" genannt, und in den kürzlich vergangenen Jahren wurden sie zusammen mit einem Aktivmatrixschaltkreis auf demselben Substrat gebildet.

In dem Aktivmatrixschaltkreis gibt es Dünnschichttransistoren unter Benutzung von amorphen Silizium, die auf dem Glassubstrat gebildet sind.

Auch ist eine Struktur bekannt, in der Quarz als das Substrat benutzt wird, und die Dünnschichttransistoren werden mit Polysiliziumfilmen hergestellt. In diesem Fall werden der Periphere Treiberschaltkreis und der Aktivmatrixschaltkreis durch die auf dem Quarzsubstrat gebildeten Dünnschichttransistoren strukturiert.

Auch wurde eine Technik bekannt, durch die ein Dünnschichttransistor unter Benutzung eines kristallinen Siliziumfilms auf dem Glassubstrat mittels eines Prozesses wie etwa Laserumkristallisieren (laser annealing) hergestellt wurde. Die Verwendung dieser Technik macht es möglich, den Aktivmatrixschaltkreis und den peripheren Treiberschaltkreis auf dem Glassubstrat zu integrieren.

In der in den Fig. 1A und 13 gezeigten Struktur wird ein Bildsignal, das einer Bildsignalleitung zugeführt wird, zu einem durch das Symbol (B) bezeichneten Zeitpunkt entsprechend einem Signal von einem Schieberegisterschaltkreis (horizontales Abtastchieberegister) in einen source-leitungsseitigen Treiberschaltkreis ausgewählt. Dann wird ein vorbestimmtes Bildsignal einer korrespondierenden Source-Signalleitung zugeführt.

Das der Source-Signalleitung zugeführte Bildsignal wird durch einen Dünnschichttransistor eines jeden Pixels (Bildelement) ausgewählt und in eine vorbestimmte Pixelelektrode eingeschrieben.

Der Dünnschichttransistor eines jeden Pixels wird entsprechend einem ausgewählten Signal betrieben, das von einem Schieberegister (vertikales Abtastchieberegister) in einem

gate-leitungsseitigen Treiberschaltkreis durch eine Gate-Signalleitung dem Dünnschichttransistor zugeführt wird.

Diese Operation wird sequentiell mit passendem Zeitablauf entsprechend den Signalen von dem Schieberegister des source-leitungsseitigen Treiberschaltkreises und den Signalen des gate-leitungsseitigen Treiberschaltkreises wiederholt, und dadurch ist es möglich, daß die Information sequentiell in jedes auf der Matrix angeordnete Pixel geschrieben wird. Nachdem die Bildinformation für einen Bildschirm in die jeweiligen Pixel geschrieben worden ist, wird die Bildinformation für einen nachfolgenden Bildschirm geschrieben. Auf diese Weise werden Bilder sequentiell angezeigt. Normalerweise wird das Schreiben von Information für einen Bildschirm 30 bis 60 mal pro Minute ausgeführt.

In den kürzlich vergangenen Jahren wurde die Anzeigekapazität

erhöht, und die Anzeigeauflösung wurde im höchsten Grad verfeinert mit einer sehr schnellen Vergrößerung an zu behandelnder Information. Beispiele der allgemein angewendeten Anzeigeauflösung eines Computers werden unten mit Anzahl der Pixel und Standardbezeichnung aufgeführt.

Anzahl der Bildpunkte

(quer × längs): Standardbezeichnung

640 × 400: BGA

640 × 480: VGA

800 × 640: SVGA

1024 × 768: XGA

1280 × 1024: SXGA.

Ebenfalls in den kürzlich vergangenen Jahren und auch auf dem Gebiet der PC hat sich aus dem Grund, daß die Software viele im Charakter des Displays unterschiedliche Anzeigen ausführt, die Anzeigevorrichtung verlagert von den zum VGA- oder SVGA-Standard angepaßten Anzeigevorrichtungen zum XGA- oder SXGA-Standard hin, der bezüglich der Anzeigeauflösung höher ist.

Ferner wurde die oben angeführte Flüssigkristallanzeigevorrichtung mit hoher Anzeigeauflösung angewendet für die Anzeige eines Fernsehsignals zusätzlich zur Anzeige eines Datensignals in einem PC.

Unter den obigen Umständen wurden in den vergangenen Jahren Anzeigevorrichtungen vom Projektortyp mit Benutzung einer Aktivmatrixflüssigkristalltafel, d. h. Projektoren, rasch auf den Markt geworfen. Der Flüssigkristallprojektor wurde entworfen, um ein intensives Licht auf eine Flüssigkristalltafel zu strahlen und ein Bild durch eine Linse auf einen Schirm zu werfen. Der Flüssigkristallprojektor macht es möglich, aufgrund seiner Charakteristik ein Bild auf einen Bildschirm von 100 mal 200 Zoll zu werfen.

Auch ist ein Flüssigkristallprojektor ausgezeichnet hinsichtlich der Farbwiedergabetreue, die höher ist als bei Verwendung einer Bildröhre (CRT), und ist auch klein in den Ausmaßen, leicht im Gewicht und 'niedrig im Leistungsverbrauch.

Wie oben beschrieben, muß für die Verwirklichung einer Flüssigkristalltafel oder eines Flüssigkristallprojektors für große Bildschirme mit hoher Auflösung und hohem Verfeinerungsgrad die Anzahl der zu verwendenden Pixel-TFT entsprechend erhöht werden. In diesem Fall muß eine höhere Spannung als eine konventionelle der Gate-Signalleitung zugeführt werden, so daß eine gewünschte Spannung der Gate-Elektrode aller TFT auf einer ausgewählten Reihe in der Aktivmatrix zugeführt wird.

Fig. 2 zeigt ein Beispiel eines gate-sigalleitungsseitigen Treiberschaltkreises (Treiber) in einer Flüssigkristallanzeigevorrichtung, die die Anwendung einer hohen Spannung an die Gate-Signalleitung erfordert. Das Bezugszeichen 201

bezeichnet einen Schieberegisterschaltkreis; das Bezugszeichen 202 einen Inverter; das Bezugszeichen 203 einen Pegelwandler (LS, level shifter); und das Bezugszeichen 204 einen Inverter in der letzten Stufe. Der Inverter 204 in der letzten Stufe ist mit einer korrespondierenden Gate-Signalleitung verbunden.

Der Schieberegisterschaltkreis ist aus einer Vielzahl von Flipflopschaltkreisen aufgebaut. Das Schieberegister beginnt zu einem vorbestimmten Zeitpunkt bei Eingabe eines Starttaktsignals, das in den Schieberegisterschaltkreis eingegeben wird. Ebenfalls wird ein vorbestimmtes Taktsignal in das Schieberegister eingegeben. Der Schieberegisterschaltkreis hat eine Funktion, ein Signal auszugeben, das einen Betriebszeitablauf für einen mit der Gate-Signalleitung korrespondierenden Schaltkreis bestimmt.

Ein Signal von dem Schieberegister 201 wird an den Inverter 202 ausgegeben. Der Inverter 202 invertiert das obige Ausgabesignal, um es an den Pegelwandler 203 auszugeben.

Ein Eingangssignal des Pegelwandlers 203 durchläuft den Pegelwandler 203, wird dabei in der Spannung erhöht und dann an den Inverter 204 der letzten Stufe ausgegeben, der mit der Gate-Signalleitung verbunden ist. Danach wird ein durch den Inverter 204 der letzten Stufe invertiertes Signal an die Gate-Signalleitung ausgegeben.

In diesem Beispiel werden zwei Stromversorgungen für den Treiber benötigt. Mit anderen Worten: eine Niederspannungsstromversorgung wird für das Schieberegister 201 und den Inverter 202 verwendet, und eine Hochspannungsstromversorgung wird für den Pegelwandler 203 und den Inverter 204 der letzten Stufe verwendet, und so wird ein Signal mit hoher Spannung der Gate-Signalleitung zugeführt.

Ein Beispiel für Schaltkreise des konventionell verwendeten Pegelwandlers 203 und Inverters 204 wird in Fig. 3A und 3B gezeigt. Eine Versorgungsspannung  $V_{ddh}$  des Pegelwandlers 203 und des Inverters 204 ist 16 V. In Fig. 3B werden jene TFT durch die Bezugszeichen 301 bzw. 302 bezeichnet, um zwei n-Kanal-TFT zur besseren Beschreibung zu erkennen.

Der Pegelwandler 203 wurde in solcher Weise entworfen, daß ein invertiertes Signal, das durch Erhöhen der Spannung des an Vin eingegebenen Signals erhalten wurde, an Vout ausgegeben wird. Das an Vout des Pegelwandlers 203 ausgegebene Signal wird an Vin des Inverters 204 der letzten Stufe eingegeben. Das an den Inverter 204 der letzten Stufe eingegebene Signal wird invertiert und dann von Vout an eine korrespondierende Gate-Signalleitung ausgegeben.

Fig. 4 zeigt die Ergebnisse der Simulation einer Veränderung der Spannung des Inverters 204 der letzten Stufe. In Fig. 4 bezeichnet das Zeichen  $\circ$  die Versorgungsspannung  $V_{ddh}$  ( $=16$  V), das Zeichen  $\Delta$  bezeichnet ein Eingangssignal Vin, das Zeichen  $\nabla$  bezeichnet ein Ausgabesignal Vout und das Zeichen  $\square$  bezeichnet eine Spannung  $V_x$  zwischen dem Source- und dem Drain-Anschluß der zwei TFT, wie in Fig. 3B gezeigt. In Fig. 4 bezeichnet die Ordinatenachse die Spannungswerte (V) von  $V_{ddh}$ , Vout und  $V_x$ , und die Abszissenachse bezeichnet den Spannungswert (V) von Vin.

Auch zeigt Fig. 5 eine Wellenform eines vom Inverter 204 der letzten Stufe an die Gate-Signalleitung ausgegebenen Signals. In Fig. 5 bezeichnet die Ordinatenachse einen Spannungswert (V) und die Abszissenachse bezeichnet die Zeit ( $\mu s$ ).

Nach Studium der in Fig. 4 gezeigten Simulationsergebnisse wird erkannt, daß bei niedrigem Eingangssignal Vin der größte Teil der Versorgungsspannung an dem n-Kanal-TFT 301 anliegt, weil  $V_x$  sehr viel kleiner als Vout ist, und nur wenig Spannung liegt am n-Kanal-TFT 302 an (Fig. 3A und 3B).

Daher ist die auf dem n-Kanal-TFT 301 liegende Bela-

stung groß, und dadurch verschlechtert sich der n-Kanal-TFT 301.

Dies wird durch das Phänomen verursacht, daß bei Anlegen einer hohen Spannung am TFT der Schwellwert des TFT, usw. schwankt wegen beschleunigter "heißer Träger" (hot carriers), die in der Drain-Region erzeugt werden und eine hohe Energie haben, und dadurch im Verlauf der Zeit eine Veränderung herbeiführen.

Es ist bekannt, daß die Verschlechterung des TFT wegen der "heißen Träger" am größten ist, wenn die Gate-Source-Spannung in der Nähe von 2 V liegt.

Die oben beschriebene Verschlechterung des n-Kanal-TFT 301 bewirkt, daß die Zuführung eines Signals zur Gate-Signalleitung abgeschnitten wird, und als Folge dessen treten Anzeigefehler wie etwa Linienfehler auf, und dadurch verringert sich die Bildqualität.

Auch wird in der obigen Aktivmatrixflüssigkristallvorrichtung das Treiben der Flüssigkristalle wegen des TN-Modus (gedrehter nematischer Mode, twisted nematic mode) allgemein häufig verwendet. Beim Treiben der Flüssigkristalle wegen des TN-Modus werden die nematischen Flüssigkristalle ausgerichtet, um um 90° gedreht zu werden. Auch wird der gedrehte Zustand aufgehoben durch das Anlegen einer Spannung, um den optischen Zustand zu verändern. Im Inneren des TN-Flüssigkristalls wird solch ein Phänomen, daß die Polarisationsachse der linearen Polarisation rotiert, benutzt, so daß man ein gewünschtes Bild durch die lineare Polarisation erhält, die ein Paar von Polarisationsplatten durchwandert.

Im TN-Mode kann ein Flüssigkristall mit einer niedrigen Spannung wie etwa einige Volt getrieben werden, und eine Last, die auf einem peripheren Treiberschaltkreis liegt, der die jeweiligen mit mehreren Millionen Bildpunkten korrespondierenden TFT nacheinander antreibt, ist ebenfalls relativ niedrig. Jedoch leidet der TN-Mode unter mehreren Mängeln, wie etwa, daß der Betrachtungswinkel schmal ist, die Ansprechgeschwindigkeit niedrig ist, u.s.w.

Unter solchen gegebenen Umständen wurde nach neuartigen Flüssigkristalltreibermodes geforscht. In den neuartigen Modes gibt es einen durch ein elektrisches Feld gesteuerten Doppelbrechungsmodus (ECB, electric field controlled birefringence), einen Gast-Gastgeber-Mode (guest-host-mode), u.s.w. Bei diesen Modes gibt es einen Mode, der eine Spannung verlangt, die höher ist als die bei Anwendung des TN-Modus auf Flüssigkristalle. Dieser Mode benutzt gleichermaßen Einrichtungen zur Erhöhung der Ausgabespannung vom Inverter 202 durch den Pegelwandler 203 zur Ausgabe an den Inverter 204 der letzten Stufe.

Auf diese Weise leidet der Fall der Anwendung einer hohen Spannung zum Treiben von Flüssigkristallen auch unter dem Problem wie etwa die oben beschriebene Verschlechterung des TFT aufgrund der "heißen Träger".

#### Zusammenfassung der Erfindung

Die Erfindung wurde gemacht, um das obige Problem zu lösen, und deshalb ist es ein Ziel der vorliegenden Erfindung, einen Treiberschaltkreis vorzusehen, der die Verschlechterung eines TFT in einem CMCS-Schaltkreis auf der Hochspannungsseite verhindert, zu hoher Spannungsfestigkeit führt und die Treiberreserve in dem Fall vergrößert, in dem zwei Spannungen mit einer hohen Spannung und einer niedrigen Spannung für eine Versorgungsspannung eines peripheren Treiberschaltkreises vorgesehen werden, und eine hohe Spannung zum Treiben einer Gate-Signalleitung benötigt wird.

Ein anderes Ziel der vorliegenden Erfindung ist es, eine Flüssigkristallanzeigevorrichtung vorzusehen, die den obi-

gen Treiberschaltkreis benutzt.

Um die obigen Ziele zu erreichen, wird nach einem Aspekt der vorliegenden Erfindung ein Treiberschaltkreis für eine Anzeigevorrichtung vorgesehen, der enthält: drei Versorgungsspannungen Vdd1, Vdd2 und Vss; und eine Vielzahl von CMOS-Schaltkreisen, die auf einem isolierenden Substrat gebildet werden, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält: einen Ausgangsanschluß; einen Eingangsanschluß; mindestens einen p-Kanal-TFT, der zwischen die Versorgungsspannung Vdd2 und den Ausgangsanschluß geschaltet ist; und einen n-Kanal-TFT mit zwei Gate-Elektroden, der zwischen den Ausgangsanschluß und die Versorgungsspannung Vss geschaltet ist, wobei die Beziehung Versorgungsspannung Vdd2 > Versorgungsspannung Vdd1 > Versorgungsspannung Vss befriedigt ist, und einer der zwei Gate-Elektroden des n-Kanal-TFT, der nahe dem p-Kanal-TFT liegt, mit der Versorgungsspannung Vdd1 verbunden ist, und die andere Gate-Elektrode mit dem Eingangsanschluß verbunden ist. Das obige Ziel der vorliegenden Erfindung wird durch den oben skizzierten Treiberschaltkreis erreicht.

Der Treiberschaltkreis kann einen Pegelwandler und einen Inverter oder einen Puffer mit dem CMOS-Schaltkreis enthalten.

Der n-Kanal-TFT mit den zwei Gate-Elektroden wird auf derselben Halbleiterschicht gebildet.

Der p-Kanal-TFT enthält zwei Gate-Elektroden.

Nach einem anderen Aspekt der vorliegenden Erfindung wird eine Anzeigevorrichtung vorgesehen, die enthält: ein isolierendes Substrat; eine Vielzahl von Pixel-TFT, die auf dem isolierenden Substrat gebildet sind; einen Treiberschaltkreis, der auf dem isolierenden Substrat zum Treiben der Vielzahl von Pixel-TFT gebildet ist; und ein Anzeigemedium, dessen optisches Antwortverhalten gesteuert wird durch die Vielzahl der Pixel-TFT, wobei der Treiberschaltkreis enthält: drei Versorgungsspannungen Vdd1, Vdd2 und Vss; und eine Vielzahl von CMOS-Schaltkreisen, die auf dem isolierenden Substrat gebildet werden, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält: einen Ausgangsanschluß; einen Eingangsanschluß; mindestens einen p-Kanal-TFT, der zwischen die Versorgungsspannung Vdd2 und den Ausgangsanschluß geschaltet ist; und einen n-Kanal-TFT mit zwei Gate-Elektroden, der zwischen den Ausgangsanschluß und die Versorgungsspannung Vss geschaltet ist, wobei die Beziehung Versorgungsspannung Vdd2 > Versorgungsspannung Vdd1 > Versorgungsspannung Vss befriedigt ist, und einer der zwei Gate-Elektroden des n-Kanal-TFT, der nahe dem p-Kanal-TFT liegt, mit der Versorgungsspannung Vdd1 verbunden ist, und die andere Gate-Elektrode mit dem Eingangsanschluß verbunden ist. Das obige Ziel der vorliegenden Erfindung wird durch den oben skizzierten Treiberschaltkreis erreicht.

Der Treiberschaltkreis kann einen Pegelwandler und einen Inverter mit dem CMOS-Schaltkreis enthalten.

Der n-Kanal-TFT mit den zwei Gate-Elektroden kann auf derselben Halbleiterschicht gebildet werden.

Der p-Kanal-TFT kann zwei Gate-Elektroden enthalten.

Das Anzeigemedium kann Flüssigkristalle enthalten.

Das Anzeigemedium kann anti-ferroelektrische Flüssigkristalle enthalten.

Nach einem anderen Aspekt der vorliegenden Erfindung wird ein Treiberschaltkreis für eine Anzeigevorrichtung vorgesehen, die enthält:

zwei Versorgungsspannungen Vdd und Vss; und eine Vielzahl von CMOS-Schaltkreisen, die auf einem iso-

lierenden Substrat gebildet werden, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält: einen Ausgangsanschluß; einen Eingangsanschluß; mindestens einen p-Kanal-Anreicherungs-TFT, der zwischen die Versorgungsspannung Vdd und den Ausgangsanschluß geschaltet ist; einen n-Kanal-Anreicherungs-TFT von dem mindestens eine der Source- und Drain-Elektroden mit der Versorgungsspannung Vss verbunden ist; und einen n-Kanal-Verarmungs-TFT, der zwischen die andere der Source- und Drain-Elektroden des n-Kanal-Anreicherungs-TFT und den Ausgangsanschluß geschaltet ist, wobei die Beziehung Versorgungsspannung Vdd > Versorgungsspannung Vss befriedigt ist, und eine Gate-Elektrode des n-Kanal-Verarmungs-TFT mit einem Knoten zwischen dem n-Kanal-Verarmungs-TFT und dem n-Kanal-Anreicherungs-TFT verbunden ist.

Der Treiberschaltkreis kann einen Pegelwandler und einen Inverter mit dem CMOS-Schaltkreis enthalten.

Der n-Kanal-Anreicherungs-TFT und der n-Kanal-Verarmungs-TFT können auf derselben Halbleiterschicht gebildet werden.

Der Treiberschaltkreis kann ferner einen p-Kanal-Anreicherungs-TFT zwischen dem p-Kanal-Anreicherungs-TFT und dem Ausgangsanschluß enthalten.

Nach einem noch anderen Aspekt der vorliegenden Erfindung wird eine Anzeigevorrichtung vorgesehen, die enthält: ein isolierendes Substrat; eine Vielzahl von Pixel-TFT, die auf dem isolierenden Substrat gebildet sind;

einen Treiberschaltkreis zum Treiben der Vielzahl von Pixel-TFT; und

eine Flüssigkristallschicht, deren optisches Antwortverhalten durch die Vielzahl der Pixel-TFT gesteuert wird,

wobei der Treiberschaltkreis enthält: zwei Versorgungsspannungen Vdd und Vss; und eine Vielzahl von CMOS-Schaltkreisen, die auf dem isolierenden Substrat gebildet sind, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält: einen Ausgangsanschluß; einen Eingangsanschluß; mindestens einen p-Kanal-Anreicherungs-TFT, der zwischen die Versorgungsspannung Vdd und den Ausgangsanschluß geschaltet ist; und einen n-Kanal-Anreicherungs-TFT von dem mindestens eine der Source- und Drain-Elektroden mit der Versorgungsspannung Vss verbunden ist; und einen n-Kanal-Verarmungs-TFT, der zwischen die andere der Source- und Drain-Elektroden des n-Kanal-Anreicherungs-TFT und den Ausgangsanschluß geschaltet ist, wobei die Beziehung Versorgungsspannung Vdd > Versorgungsspannung Vss befriedigt ist, und eine Gate-Elektrode des n-Kanal-Verarmungs-TFT mit einem Knoten zwischen dem n-Kanal-Verarmungs-TFT und dem n-Kanal-Anreicherungs-TFT verbunden ist.

Der Treiberschaltkreis kann einen Pegelwandler und einen Inverter mit dem CMOS-Schaltkreis enthalten.

Der mindesten eine n-Kanal-Anreicherungs-TFT und der n-Kanal-Verarmungs-TFT kann auf derselben Halbleiterschicht gebildet werden.

Der Treiberschaltkreis kann ferner einen p-Kanal-Anreicherungs-TFT zwischen dem p-Kanal-Anreicherungs-TFT und dem Ausgangsanschluß enthalten.

Nach einem wiederum anderen Aspekt der vorliegenden Erfindung wird ein Treiberschaltkreis für eine Anzeigevorrichtung vorgesehen, der enthält:

drei Versorgungsspannungen Vdd1, Vdd2 und Vss; einen Treiberabschnitt mit niedriger Versorgungsspannung; und

einen Treiberabschnitt mit hoher Versorgungsspannung, wobei die Beziehung Versorgungsspannung Vdd2 > Versorgungsspannung Vdd1 > Versorgungsspannung Vss befriedigt ist.

digst ist;

wobei der Treiberabschnitt mit hoher Versorgungsspannung enthält: eine Vielzahl von CMOS-Schaltkreisen, die auf einem isolierenden Substrat gebildet sind, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält: einen Ausgangsanschluß; einen Eingangsanschluß; mindestens einen p-Kanal-TFT, der zwischen die Versorgungsspannung  $V_{dd2}$  und den Ausgangsanschluß geschaltet ist; und einen n-Kanal-TFT mit zwei Gate-Elektroden, der zwischen den Ausgangsanschluß und die Versorgungsspannung  $V_{ss}$  geschaltet ist; und wobei eine der zwei Gate-Elektroden des n-Kanal-TFT, die nahe dem p-Kanal-TFT liegt, mit der Versorgungsspannung  $V_{dd1}$  verbunden ist, und die andere Gate-Elektrode mit dem Eingangsanschluß verbunden ist, und die Versorgungsspannung  $V_{dd1}$  als Versorgungsspannung dem Treiberabschnitt mit niedriger Versorgungsspannung zugeführt wird.

#### Kurze Beschreibung der Zeichnungen

Fig. 1A und 13 sind schematische Darstellungen, die eine konventionelle Aktivmatrixflüssigkristallanzeigevorrichtung zeigen;

Fig. 2 ist eine schematische Darstellung, die einen gatesignalleitungsseitigen Treiberschaltkreis in der konventionellen Aktivmatrixflüssigkristallanzeigevorrichtung zeigt;

Fig. 3A und 3B sind Schaltkreisdigramme, die einen konventionellen Pegelwandler und Inverter der letzten Stufe zeigen;

Fig. 4 ist ein Diagramm, das die Simulationsergebnisse bei einer Veränderung der Spannung in dem konventionellen Inverter der letzten Stufe zeigt;

Fig. 5 ist ein Diagramm, das eine Ausgangswellenform des konventionellen Inverters der letzten Stufe zeigt;

Fig. 6 ist ein schematisches Diagramm, das einen gatesignalleitungsseitigen Treiberschaltkreis in einer Aktivmatrixflüssigkristallanzeigevorrichtung nach einer ersten Ausführungsform zeigt;

Fig. 7A und 7B sind Schaltkreisdigramme, die einen Pegelwandler und einen Inverter der letzten Stufe nach der ersten Ausführungsform zeigen;

Fig. 8 ist ein Zeitablaufdiagramm, das den Betrieb eines Schieberegisters, des Pegelwandlers und des Inverters der letzten Stufe nach der ersten Ausführungsform zeigt;

Fig. 9 ist ein Diagramm, das die Simulationsergebnisse bei einer Veränderung der Spannung in dem Inverter der letzten Stufe nach der ersten Ausführungsform zeigt;

Fig. 10 ist ein Diagramm, das eine Ausgangswellenform in dem Inverter nach der ersten Ausführungsform zeigt;

Fig. 11A und 11B sind Schaltkreisdigramme, die einen Pegelwandler und einen Inverter der letzten Stufe nach der zweiten Ausführungsform zeigen;

Fig. 12A bis 12D sind Diagramme, die einen Prozeß der Herstellung einer Flüssigkristallanzeigevorrichtung nach der dritten Ausführungsform zeigen;

Fig. 13A bis 13D sind Diagramme, die einen Prozeß der Herstellung einer Flüssigkristallanzeigevorrichtung nach der dritten Ausführungsform zeigen;

Fig. 14A bis 14C sind Diagramme, die einen Prozeß der Herstellung einer Flüssigkristallanzeigevorrichtung nach der dritten Ausführungsform zeigen;

Fig. 15 ist eine Schnittdarstellung, die eine Flüssigkristallanzeigevorrichtung nach der dritten Ausführungsform zeigt;

Fig. 16 ist eine perspektivische Darstellung, die ein Aktivmatrixsubstrat in einer Flüssigkristallanzeigevorrichtung nach der dritten Ausführungsform zeigt;

Fig. 17A und 17B sind Schaltkreisdigramme, die einen

Pegelwandler und einen Inverter der letzten Stufe nach der vierten Ausführungsform zeigen;

Fig. 18 ist ein Strukturdigramm, das einen Projektor vom Drei-Platten-Typ mit der Flüssigkristallanzeigevorrichtung nach der fünften Ausführungsform zeigt;

Fig. 19 ist ein Strukturdigramm, das einen Projektor vom Ein-Platten-Typ mit der Flüssigkristallanzeigevorrichtung nach der sechsten Ausführungsform zeigt;

Fig. 20A und 20B sind Strukturdigramme, die einen Rückprojektor mit der Flüssigkristallanzeigevorrichtung nach der siebten Ausführungsform zeigen; und

Fig. 21 ist ein Strukturdigramm, das einen Frontprojektor mit der Flüssigkristallanzeigevorrichtung nach der achten Ausführungsform zeigt.

#### Detaillierte Beschreibung der bevorzugten Ausführungsformen

Eine Flüssigkristallanzeigevorrichtung nach der vorliegenden Erfindung enthält einen Treiberabschnitt niedriger Versorgungsspannung in einem Treiberschaltkreis auf seiner Gate-Signalseite. Nach der vorliegenden Erfindung kann verwirklicht werden, daß die Spannungsfestigkeit eines Schaltkreises in dem Treiberabschnitt hoher Versorgungsspannung erhöht wird.

#### [Erste Ausführungsform]

In dieser Ausführungsform wird ein Treiberschaltkreis, der eine höhere Spannungsfestigkeit verwirklichen kann, auf der Gate-Signalseite auf der Basis von Simulationsergebnissen beschrieben.

Fig. 6 zeigt ein Beispiel eines gatesignalleitungsseitigen Treiberschaltkreises (Treiber) in einer Flüssigkristallanzeigevorrichtung, welche die Zuführung einer hohen Spannung an die Gate-Signalleitung erfordert. Bezugszeichen 601 bezeichnet einen Schieberegisterschaltkreis (SR); Bezugszeichen 602 bezeichnet einen Inverter; Bezugszeichen 603 bezeichnet einen Pegelwandler (LS) und Bezugszeichen 604 bezeichnet einen Inverter der letzten Stufe. Der Inverter 604 der letzten Stufe ist mit einer korrespondierenden Gate-Signalleitung verbunden. In dieser Struktur wird je nach gelegentlicher Anforderung ein analoger Pufferschaltkreis, ein analoger Schalterschaltkreis oder andere Schaltkreise verwendet. Auch wird in dieser Ausführungsform, obwohl der Schieberegisterschaltkreis zur Vereinfachung der Beschreibung aus nur drei Flipflopschaltkreisen aufgebaut ist, die Anzahl der Flipflopschaltkreise entsprechend der Anzahl der Pixel verändert. Ferner werden in dem Treiberschaltkreis dieser Ausführungsform drei Versorgungsspannungen  $V_{dd1}$ ,  $V_{dd2}$  und GND ( $V_{dd2} > V_{dd1} > \text{GND}$ ) verwendet. Die Versorgungsspannung  $V_{dd1}$  wird als eine Versorgungsspannung für die Schaltkreise vom Schieberegister 601 bis zum Inverter 602 verwendet. Dieser Abschnitt wird "Treiberabschnitt niedriger Versorgungsspannung" genannt. Die Versorgungsspannung  $V_{dd2}$  wird als Versorgungsspannung für die Schaltkreise vom Pegelwandler 603 bis zum Inverter 604 der letzten Stufe verwendet. Dieser Abschnitt wird "Treiberabschnitt hoher Versorgungsspannung" genannt.

Der Schieberegisterschaltkreis 601 besteht aus einer Vielzahl von Flipflopschaltkreisen. Das Signal "SP", das in das Schieberegister 601 eingegeben wird, bezeichnet einen Startimpuls, und nach Eingabe dieses Startimpulssignals beginnt das Schieberegister mit einem vorbestimmten Zeitablauf zu arbeiten. Auch das Signal "CLK", das in das Schieberegister 601 eingegeben wird, bezeichnet einen Taktpuls, und ein vorbestimmter Taktpuls wird in das Schieberegister eingegeben. Das Schieberegister hat die Funktion, ein Si-

gnal, das den Betriebsablauf bestimmt, für einen mit der Gate-Signalleitung korrespondierenden Schaltkreis bereitzustellen.

Ein Signal vom Schieberegister 601 wird an den Inverter 602 ausgegeben. Der Inverter 602 invertiert das eingeebene Signal, um es an den Pegelwandler 603 auszugeben.

Der Pegelwandler 603 hat zwei Eingänge Vin und Vinb, und in dieser Ausführungsform wird das Signal von dem Schieberegisterschaltkreis 601 an Vin eingegeben, und sein invertiertes Signal wird an Vinb eingegeben.

Ein Eingangssignal des Pegelwandlers 603 durchläuft den Pegelwandler, um dadurch in der Spannung anzusteigen, und wird dann an den Inverter 604 der letzten Stufe an die Gate-Signalleitung ausgegeben.

Fig. 7A und 7B zeigen einen Treiberschaltkreis auf der Hochspannungsseite der Gate-Signalleitungsseite. Fig. 7A zeigt einen Schaltkreis des Pegelwandlers 603, und Fig. 7B zeigt einen Schaltkreis des Inverters 604 der letzten Stufe, der mit der Gate-Signalleitung verbunden ist. In Fig. 7A und 7B sind die jeweiligen TFT durch die Zeichen Tr1 bis Tr11 bezeichnet.

In dieser Ausführungsform wird eine Beschreibung nur eines Pegelwandlerschaltkreises und Inverters der letzten Stufe gegeben. Je nach gelegentlicher Anforderung werden ein Schieberegisterschaltkreis, ein analoger Pufferschaltkreis, u.s.w. für den gate-signalseitigen Treiber verwendet.

Mit Bezug auf Fig. 7A besteht der Pegelwandler 603 dieser Ausführungsform aus acht Anreicherungs-TFT, an die eine Versorgungsspannung Vdd2 (Hochspannungsstromversorgung) geführt wird. Auch werden zwei n-Kanal-TFT Tr3 und Trw des Pegelwandlers 603 mit einer Vorspannung Vdd1 (Niederspannungsstromversorgung) versorgt, die eine von der obigen Versorgungsspannung unterschiedliche Versorgungsspannung ist. Ferner sind Tr4 und Tr8 mit GND (Bezugspotential) verbunden. In dieser Ausführungsform ist Vdd1 = 10 V und Vdd2 = 16 V.

Ein von dem Schieberegisterschaltkreis 601 an einen Eingangsanschluß Vin des Pegelwandlers 603 eingegebenes Eingangssignal ist derart, daß bei Eingabe eines Signals Hi (hoher Pegel) an Vin des Pegelwandlers 603 das invertierte Signal Lo an Vinb eingegeben wird. Wenn das Signal Hi an Vin des Pegelwandlers 603 eingegeben wird, wird ein Signal Lo von dem mit dem Signalausgangsende verbundenen Ausgangsanschluß Vout ausgegeben. Wenn ebenfalls das Signal Lo an Vin des Pegelwandlers 603 eingegeben wird, wird ein Signal Hi, dessen Spannungspegel auf 16 V gewandelt ist, vom Ausgang Vout ausgegeben. Mit anderen Worten: im Pegelwandler 603 wird der Pegel des an Vin eingegebenen Signals invertiert, auf ein hohes Potential angehoben und dann zum Inverter 604 der letzten Stufe ausgegeben.

Fig. 7B zeigt einen Schaltkreis des Inverters 604 der letzten Stufe, der mit der Gate-Signalleitung verbunden ist. Der Inverter 604 besteht aus einem CMOS-Schaltkreis mit einem Ein-Gate-p-Kanal-Anreicherungs-TFT Tr9 und den Doppel-Gate-n-Kanal-Anreicherungs-TFT Tr10 und Tr11. D.h., Tr10 und Tr11 werden durch Bildung von zwei Gate-Elektroden auf derselben aktiven Halbleiterschicht strukturiert. Die Versorgungsspannung Vdd2 (Hochspannungsstromversorgung) wird auch dem Inverter 604 zugeführt, und der n-Kanal-TFT Tr10 wird mit einer Vorspannung Vdd1 (Niederspannungsstromversorgung) versorgt, die eine von der obigen Versorgungsspannung unterschiedliche Versorgungsspannung ist. Ferner ist Tr12 mit GND verbunden. In dieser Ausführungsform ist Vdd1 = 10 V und Vdd2 = 16 V, wie bei dem oben beschriebenen Pegelwandler.

Das Ausgabesignal Vout von dem in Fig. 7A gezeigten Pegelwandler 603 wird an den Eingangsanschluß Vin des in

Fig. 7B gezeigten Inverterschaltkreises eingegeben, und sein invertiertes Signal wird von dem mit dem Signalausgabeenden verbundenen Ausgangsanschluß Vout ausgegeben, und dann an die Gate-Signalleitung ausgegeben.

Nun wird der Betrieb des Schieberegisters 601, des Inverters 602, des Pegelwandlers 603 und des Inverters 604 der letzten Stufe mit Bezug auf ein in Fig. 8 gezeigtes Zeitablaufdiagramm beschrieben.

Es wird angenommen, daß die von dem Schieberegisterschaltkreis 601 ausgegebenen Signale a0 bis a2 sind, die von dem Inverter 602 ausgegebenen Signale b0 bis b2 sind, die von dem Pegelwandler 603 ausgegebenen Signale c0 bis c2 sind und die von dem Inverter 604 der letzten Stufe an korrespondierende Signalleitungen ausgegebenen Signale d0 bis d2 sind.

Das von dem Schieberegisterschaltkreis 601 ausgegebene Signal a0 wird in zwei Signale verzweigt, deren eines an Vin des Pegelwandlers 603 eingegeben wird, und deren anderes durch den Inverter 602 invertiert wird (b0) und dann an Vinb des Pegelwandlers 603 eingegeben wird. Danach wird das Signal c0, dessen Pegel auf ein hohes Potential angehoben wurde, vom Pegelwandler 603 ausgegeben. Dann wird das Ausgabesignal c0 in den Inverter 604 der letzten Stufe eingegeben, und sein invertiertes Signal d0 wird an korrespondierende Gate-Signalleitungen ausgegeben. Daher ist der Pegelwandler 603 so entworfen, daß er ein negatives Signal zu einem Zeitpunkt ausgibt, wenn das Signal der Gate-Signalleitung zugeführt wird.

Das von der Gate-Signalleitung ausgegebene Signal und das von der Source-Signalleitung übergebene Signal (nicht gezeigt) ermöglichen es, daß der Pixel-TFT geschaltet wird, und dadurch wird ermöglicht, daß ein Pixel leuchtet oder ausgeschaltet ist.

Fig. 9 zeigt die Simulationsergebnisse bei einer Spannungsänderung im Inverter nach dieser Ausführungsform. In Fig. 9 bezeichnet das Zeichen O die Versorgungsspannung Vdd2 (=16 V), das Zeichen Δ bezeichnet ein Eingangssignal Vin, das Zeichen ∇ bezeichnet ein Ausgangssignal Vout, und das Zeichen □ bezeichnet eine Spannung Vx zwischen der Source- und der Drain-Elektrode von zwei n-Kanal-TFT, wie in Fig. 7B gezeigt. In Fig. 9 bezeichnet die Ordinatenachse die Spannungswerte von Vdd2, Vout und Vx, und die Abszissenachse bezeichnet den Spannungswert Vin.

Nach Studium der Simulationsergebnisse ist zu erkennen, daß die Spannung Vx zwischen der Source- und der Drain-Elektrode der zwei n-Kanal-TFT Tr10 und Tr11 ungefähr die Hälfte des Ausgabewertes Vout beträgt, unabhängig vom Eingangswert Vin. Mit anderen Worten: es ist zu erkennen, daß eine Spannung im wesentlichen gleichmäßig auf jene zwei n-Kanal-TFT Tr10 und Tr11 geführt wird. Deshalb liegt selbst in dem Fall, daß die Versorgungsspannung relativ hoch bis 16 V ist, eine Belastung im wesentlichen gleichmäßig auf jenen zwei n-Kanal-TFT Tr10 und Tr11, und es gibt keinen Fall, bei dem eine hohe Belastung auf nur einem der zwei TFT liegt.

Fig. 10 zeigt eine Wellenform am Ausgang Vout vom Inverter 604 der letzten Stufe an die Gate-Signalleitung nach dieser Ausführungsform. In Fig. 10 bezeichnet das Zeichen O die Ausgabe Vout, und das Zeichen □ bezeichnet die Eingabe Vin. In Fig. 10 bezeichnet die Ordinatenachse eine Spannung (V), und die Abszissenachse bezeichnet eine Zeit (μs).

Im Vergleich zu der in Fig. 5 gezeigten Ausgangswellenform vom Inverter der letzten Stufe an die Gate-Signalleitung gibt es in Fig. 10 eine Tendenz, daß der Abfall der Ausgabe vom Inverter dieser Ausführungsform geringfügig später kommt. Es wird angenommen, daß dies so ist, weil die

Gate-Spannung von dem in Fig. 7B gezeigten Tr10 begrenzt ist. Jedoch wird erwartet, daß dies durch Optimierung der Größe des TFT ohne irgendwelche Probleme gelöst werden kann.

Auch werden die Simulationsergebnisse des Pegelwandlers in dieser Ausführungsform nicht besonders beschrieben. Jedoch ist es unnötig zu erwähnen, daß derselbe Effekt wie der von dem Inverter 604 der letzten Stufe nach dieser Ausführungsform erhalten wurde, da die Vorspannung Vdd1 den zwei n-Kanal-TFT Tr3 und Trw zugeführt wird.

Nach der obigen Sichtweise ist es mit Verwendung des Pegelwandlers 603 und des Inverters 604 der letzten Stufe nach dieser Ausführungsform möglich gemacht worden, die Spannungsreserve der TFT zu vergrößern, die den Pegelwandler 603 und den Inverter 604 der letzten Stufe ausmachen. Daher kann selbst in dem Fall, in dem die Anwendung einer hohen Spannung für das Treiben der Gate-Signalleitung erforderlich ist, eine Veränderung im Verlauf der Zeit derart, daß die Schwellwertspannung des TFT, u.s.w. wegen der "heißen Träger" schwankt, verhindert werden. Folglich kann ein Linienfehler aufgrund eines Fehlers der Gate-Signalleitung u.s.w. verhindert werden, und dadurch kann die Verschlechterung der Anzeigequalität verhindert werden.

In dieser Ausführungsform wird eine Vielzahl von Invertern oder Puffern weiter zwischen dem Pegelwandler 603 und dem Inverter 604 der letzten Stufe hinzugefügt werden. In diesem Fall wird eine Vorspannung einem der n-Kanal-TFT in dem CMOS-Schaltkreis zugeführt, der die hinzugefügten Inverter oder -Puffer bildet, wie in dem Inverter 604 der letzten Stufe nach dieser Ausführungsform.

Selbst wenn eine hohe Spannung für das Treiben der Gate-Signalleitung notwendig ist, wird auch der Treiberschaltkreis nach dieser Ausführungsform in einen mit niedriger Spannung betriebenen Schaltkreis und einen mit hoher Spannung betriebenen Schaltkreis aufgeteilt, und da es unnötig ist, alle Schaltkreise mit hoher Spannung zu betreiben, kann der Leistungsverbrauch reduziert werden.

#### [Zweite Ausführungsform]

Diese Ausführungsform zeigt ein Beispiel eines Schaltkreises, der einen Pegelwandler und einen Inverter der letzten Stufe in einem mit hoher Spannung versorgten Treiberabschnitt eines gatesignalleitungsseitigen Treibers bildet.

Mit Bezug auf Fig. 11A und 11B zeigt Fig. 11A einen Schaltkreis des Pegelwandlers und des Inverters der letzten Stufe, die aus zwölf TFT Tr1 bis Tr12 gebildet werden.

In Fig. 11A bezeichnen die Bezugszeichen 1101 bis 1106 Halbleiterschichten, die die Anreicherungs-TFT Tr1 bis Tr12 bilden.

Das Bezugszeichen 1107 bezeichnet eine erste Verdrahtungsschicht, die als die Gate-Elektroden der TFT oder als Verdrahtung für die Ausgabe benutzt wird. Auch bezeichnet das Bezugszeichen 1108 eine zweite Verdrahtungsschicht, die die Eingangsanschlüsse Vin und Vinb und die Stromversorgungsanschlüsse (Vdd1, Vdd2 und Vss) mit den TFT verbindet. Auch bezeichnen in dieser Zeichnung schwarz gezeichneten Abschnitte, wie durch das Bezugszeichen 1109 bezeichnet, daß jene Abschnitte mit Verdrahtungen oder den Halbleiterschichten unter jenen Abschnitten verbunden sind. Der Ausgangsanschluß Vout ist mit der Gate-Signalleitung verbunden.

In dieser Ausführungsform sind Kanallänge (L) und Kanalbreite (W) von Tr1 bis Tr12 entworfen wie unten dargestellt.

Tr1, Tr2, Tr5, Tr6:	L = 4 $\mu$ m,	W = 60 $\mu$ m
Tr3, Tr4, Tr7, Tr8:	L = 4 $\mu$ m,	W = 40 $\mu$ m
Tr9, Tr10:	L = 4 $\mu$ m,	W = 120 $\mu$ m
Tr11, Tr12:	L = 4 $\mu$ m,	W = 80 $\mu$ m

Fig. 11B zeigt einen zu Fig. 11A gleichwertigen Schaltkreis.

In dieser Ausführungsform werden Vdd1, Vdd2 und Vss als Versorgungsspannung benutzt, und Vdd2-Vss = 16 V, Vdd1-Vss = 10 V.

In dem Pegelwandler dieser Ausführungsform wird ein Signal an zwei Eingänge Vin und Vinb eingegeben. Der Pegelwandler dieser Ausführungsform wurde auf eine solche Weise entworfen, daß Lo an den Inverter der letzten Stufe ausgegeben wird, wenn Vin Hi ist, und Hi an den Inverter der letzten Stufe ausgegeben wird, wenn Vin Lo ist.

In dem in dieser Ausführungsform so strukturierten Treiberschaltkreis für die Gate-Signalleitung wird eine Vorspannung dem n-Kanal-TFT zugeführt, der nahe dem p-Kanal-TFT in dem CMOS-Schaltkreis des Inverters der letzten Stufe liegt, der mit dem Pegelwandler und der Gate-Signalleitung verbunden ist. Wie in der ersten Ausführungsform beschrieben, kann daher die Spannungsreserve der TFT, die die Pegelwandler und Inverter der letzten Stufe bilden, vergrößert werden.

Selbst wenn es notwendig ist, eine hohe Spannung zum Treiben der Gate-Signalleitung anzulegen, kann auch bei Ablauf einer Zeit derart, daß die Schwellwertspannung des TFT, u.s.w. wegen "heißen Träger" schwankt, eine Veränderung verhindert werden. Folglich kann ein Linienfehler wegen eines Gate-Signalleitungsfehlers verhindert werden, und dadurch ist es möglich, eine Verschlechterung der Anzeigequalität zu verhindern.

#### [Dritte Ausführungsform]

In dieser Ausführungsform wird eine Beschreibung eines Herstellungsprozesses für Flüssigkristallanzeigevorrichtungen mit einem in der ersten oder zweiten Ausführungsform verwendeten Treiberschaltkreis gegeben.

In dieser Ausführungsform wird in Fig. 12A bis 16 ein Beispiel gegeben, bei dem ein Vielzahl von TFT auf einem Substrat mit einer isolierenden Oberfläche gebildet werden, und ein peripherer Schaltkreis mit einem Treiberschaltkreis und einem Pixelmatrixschaltkreis werden monolithisch strukturiert. In dieser Ausführungsform wird der periphere Schaltkreis, wie etwa der Treiberschaltkreis und der Logikschaltkreis, durch einen CMOS-Schaltkreis beispielhaft dargestellt, welcher ein Basisschaltkreis ist. In dieser Ausführungsform wird ein Prozeß zur Herstellung eines CMOS-Schaltkreises beschrieben, in dem ein p-Kanaltyp bzw. ein n-Kanaltyp eine Gate-Elektrode haben, aber ein CMOS-Schaltkreis mit einer Vielzahl von Gate-Elektroden wie bei dem Doppel-Gate-Typ, kann auch hergestellt werden.

Das Bezugszeichen 1202 bezeichnet einen amorphen Siliziumfilm, der so eingestellt ist, daß seine endgültige Dicke (die Dicke unter Beachtung einer Reduktion des Films nach thermischer Oxidation) zwischen 10 und 75 nm (vorzugsweise zwischen 15 und 45 nm) liegt. Es ist wichtig, die Konzentration von Verunreinigungen in dem Film bei der Filmbildung zu beherrschen.

Im Fall dieser Ausführungsform werden die Konzentrationen von C (Kohlenstoff), N (Stickstoff), O (Sauerstoff) und S (Schwefel), die typische Verunreinigungen im amorphen Siliziumfilm sind, so beherrscht, daß sie alle kleiner als  $5 \times 10^{18}$  Atome/cm<sup>3</sup> (vorzugsweise  $1 \times 10^{18}$  Atome/cm<sup>3</sup> oder weniger) betragen. Falls die jeweiligen Verunreinigungen



gen mit einer höheren Konzentration als in den obigen Bereichen vorkommen, wird der Film durch die Verunreinigungen zum Zeitpunkt der Kristallisation nachteilig betroffen, was dadurch zu einer Verschlechterung der Filmqualität nach Kristallisation führt.

Die Konzentration von Wasserstoff in dem amorphen Siliziumfilm 1202 ist ebenfalls ein sehr wichtiger Faktor, und es scheint, daß ein Film in der Kristallinität hervorragend ist, wenn der Inhalt von Wasserstoff auf einen niedrigeren Wert gedrückt wird. Aus diesem Grund ist vorzuziehen, daß die Ausbildung des amorphen Siliziumfilms 1202 durch das Niederdruck-CVD-Verfahren gemacht wird. Das Plasma-CVD-Verfahren kann zur Optimierung der Filmbildungsbedingungen verwendet werden.

Dann wird ein Prozeß zur Kristallisierung des amorphen Siliziumfilms 1202 durchgeführt. Eine in der japanischen ungeprüften Patentveröffentlichung Nr. 7-130652 offengelegte Technik wird als Kristallisierungseinrichtung verwendet. Obgleich jede Einrichtung in der Ausführungsform 1 und der Ausführungsform 2 der obigen Veröffentlichung benutzt werden kann, ist vorzuziehen, die in der Ausführungsform 2 jener Veröffentlichung offengelegte Technik in dieser Ausführungsform zu benutzen (die Details sind in der japanischen ungeprüften Patentveröffentlichung Nr. 8-78329 offengelegt).

Die in der japanischen ungeprüften Patentveröffentlichung Nr. 8-78329 offengelegte Technik besteht darin, daß ein maskenisolierender Film 1203 gebildet wird, der einen Bereich mit hinzugefügten katalytischen Elementen wählt. Der maskenisolierende Film 1203 hat Öffnungsabschnitte an einer Vielzahl von Abschnitten für das Hinzufügen von katalytischen Elementen. Eine Position des Kristallbereichs kann durch die Position der Öffnungsabschnitte bestimmt werden.

Dann wird eine Lösung, die Nickel als katalytische Elemente enthält, welche die Kristallisation des amorphen Siliziumfilms fördert, auf die Oberfläche durch das Schleuderüberzugsverfahren aufgezogen, um eine Nickel enthaltende Schicht 1024 zu bilden. Als katalytische Elemente kann Nickel ersetzt werden durch Kobalt (Co), Eisen (Fe), Palladium (Pd), Platin (Pt), Kupfer (Cu), Gold (Au) u.s.w. (Fig. 12A).

Auch kann der Prozeß des Hinzufügens der katalytischen Elemente durch das Ionenimplantationsverfahren unter Benutzung einer Resistmaske oder durch das Plasmadotierungsverfahren durchgeführt werden. Da in diesem Fall eine Reduktion in einem Bereich, der durch den hinzugefügten Bereich belegt ist und eine Steuerung in der Wachstumsstrecke im Bereich des seitlichen Wachstumsbereichs erleichtert wird, wird es eine wirksame Technik, wenn ein verfeinerter Schaltkreis strukturiert wird. Dann wird nach Abschluß des Prozesses zum Hinzufügen der katalytischen Elemente und nachdem Wasserstoff bei 450°C für etwa eine Stunde beseitigt wurde, eine Hitzebehandlung bei einer Temperatur von 500°C bis 700°C (typisch 550°C bis 650°C) in einer inaktiven Atmosphäre, einer Wasserstoffatmosphäre oder einer Sauerstoffatmosphäre für 4 bis 24 Stunden durchgeführt, um den amorphen Siliziumfilm 1002 zu kristallisieren. In dieser Ausführungsform wird die Hitzebehandlung in einer Stickstoffatmosphäre bei 570°C für 14 Stunden durchgeführt.

In diesem Zustand schreitet die Kristallisierung des amorphen Siliziumfilms 1202 vorzugsweise von einem in den Gebieten 1205 und 1206 erzeugten Kristallisationskern voran, in denen Nickel hinzugefügt wurde, um Kristallgebiete 1207 und 1208 zu bilden, die im wesentlichen parallel zur Substratoberfläche des Substrats 1201 wachsen. Diese Kristallgebiete werden "Gebiete seitlichen Wachstums" ge-

nannt. Weil die einzelnen Kristalle in einem Zustand gesammelt werden, in dem sie relativ gleichförmig in dem Gebiet seitlichen Wachstums angeordnet sind, ist vorteilhaft, daß das Gebiet seitlichen Wachstums hinsichtlich der Kristallinität hervorragend ist. (Fig. 12B).

Auf ähnliche Weise wird im Fall der Benutzung der in der Ausführungsform 1 der obigen japanischen ungeprüften Patentveröffentlichung Nr. 7-130652 ein Gebiet gebildet, das mikrovisuell ein "Gebiet seitlichen Wachstums" genannt werden kann. Da jedoch die Erzeugung der Kristallisationskerne auf der Fläche nicht gleichförmig gemacht wird, ist die Steuerbarkeit der Korngrenzen nicht ausgezeichnet.

Nachdem die Hitzebehandlung zur Kristallisation abgeschlossen worden ist, wird der maskenisolierende Film 1203 entfernt, um die Musterbildung durchzuführen, und dadurch werden die inselähnliche Halbleiterschichten (aktive Schichten) 1209, 1210 und 1211 gebildet, die auf den Gebieten seitlichen Wachstums 1207 und 1208 gebildet werden (Fig. 12C).

Das Bezugszeichen 1209 bezeichnet eine aktive Schicht eines TFT von n-Typ, die den CMOS-Schaltkreis darstellt; und 1211 ist eine aktive Schicht des TFT vom n-Typ (Pixel-TFT), die einen Pixelmatrixschaltkreis darstellt. Nachdem die aktiven Schichten 1209, 1210 und 1211 gebildet sind, wird ein gate-isolierender Film 1212 aus einem Silizium enthaltenden isolierenden Film auf jenen aktiven Schichten gebildet.

Anschließend wird eine Hitzebehandlung (Prozeß zur Getterung der katalytischen Elemente) für das Entfernen oder Reduzieren der katalytischen Elemente (Nickel) durchgeführt, wie in Fig. 12D gezeigt.

Diese Hitzebehandlung besteht darin, daß zugelassen wird, daß Halogenelemente in der Prozeßatmosphäre enthalten sind, um die Getterungswirkung der Halogenelemente auf die Metallelemente zu nutzen.

Um die Getterungswirkung der Halogenelemente in ausreichendem Maße zu erlangen, ist vorzuziehen, die Hitzebehandlung bei einer Temperatur über 700°C durchzuführen. Wenn die Temperatur 700°C oder niedriger ist, wird der Zerfall der Halogenverbindung in der Prozeßatmosphäre schwierig, mit dem Ergebnis, daß ein Risiko existiert, daß die Getterungswirkung nicht erreicht werden kann.

Aus diesem Grund wird die Hitzebehandlung in dieser Ausführungsform bei einer Temperatur über 700°C, vorzugsweise 800°C bis 1000°C (typisch 950°C) durchgeführt, und die Prozeßdauer wird auf 0,1 bis 6 Stunden angesetzt, typisch 0,5 bis eine Stunde.

Diese Ausführungsform zeigt ein Beispiel, in dem eine Hitzebehandlung bei 950°C für 30 Minuten in einer Atmosphäre durchgeführt wird, die Chlorwasserstoff (HCl) in der Konzentration von 0,5 bis 10 Volumen-% (3 Volumen-% in dieser Ausführungsform) bezüglich der Sauerstoffatmosphäre enthält. Falls die Konzentration von HCl höher als die obige Konzentration angesetzt wird, ist solch eine Konzentration nicht vorzuziehen, da Ungleichmäßigkeiten auf der Oberfläche der aktiven Schichten 1209, 1210 und 1211 zum Grad der Dicke auftreten.

Obgleich ein Beispiel mit Benutzung eines HCl-Gases als eine Halogenelemente enthaltende Verbindung hierin beschrieben wurde, kann auch ein anderes Gas, eine Art oder mehrere Arten von Elementen, die von Halogenen enthaltenen Verbindungen ausgewählt werden, einschließlich Halogenen wie etwa HF, NF<sub>3</sub>, HBr, Cl<sub>2</sub>, ClF<sub>3</sub>, BCl<sub>3</sub>, F<sub>2</sub>, Br<sub>2</sub> oder ähnliche benutzt werden.

In diesem Prozeß wird angenommen, daß Nickel in den aktiven Schichten 1209, 1210 und 1211 durch die Umwandlung von Chlor in flüchtiges Nickelchlorid gegetert wird, und daß Nickelchlorid entfernbare zur Atmosphäre hin besei-



tigt wird. Nachdem dieser Prozeß durchgeführt worden ist, wird dann die Konzentration von Nickel in den aktiven Schichten 1209, 1210 und 1211 bis hinab zu  $5 \times 10^{17}$  Atome/cm<sup>3</sup> oder weniger reduziert.

Der Wert von  $5 \times 10^{17}$  Atome/cm<sup>3</sup> ist eine untere Grenze für die Erkennung von SIMS (Sekundärionen-Massenspektroskopie). Als ein Ergebnis der Analyse der TFT-Beispiele durch den gegenwärtigen Erfinder, wurde ein Einfluß von Nickel auf die TFT-Charakteristik nicht bestätigt, wenn die Konzentration  $1 \times 10^{18}$  Atome/cm<sup>3</sup> oder weniger (vorzugsweise  $5 \times 10^{17}$  Atome/cm<sup>3</sup> oder weniger) ist. In der vorliegenden Spezifikation wird die Konzentration von Verunreinigungen durch den Minimalwert der gemessenen Ergebnisse der SIMS-Analyse definiert.

Durch die Hitzebehandlung schreitet der thermische Oxydationsprozeß an einer Grenze zwischen den aktiven Schichten 1209, 1210 und 1211 und dem gate-isolierenden Film 1212 voran, und die Dicke des gate-isolierenden Films 1212 wächst so stark wie die Dicke des thermisch oxydierenden Films. Wenn so der thermisch oxydierende Film gebildet ist, kann man einen Halbleiter/isolierende Filmgrenze mit sehr geringem Grenzniveau erhalten. Auch gibt es einen Effekt zur Verhinderung des Bildungsfehlers des thermischen Oxydationsfilms auf dem Endabschnitt der aktiven Schicht ("edge sinning").

Falls eine Hitzebehandlung in der Stickstoffatmosphäre bei 950°C für etwa eine Stunde nach der obigen Hitzebehandlung in der Halogenatmosphäre durchgeführt wird, wird ferner die Qualität des gate-isolierenden Films 1212 wirksam verbessert.

Durch die SIMS-Analyse ist bestätigt worden, daß die für den Getterungsprozeß benutzten Halogenelemente in den aktiven Schichten 1209, 1210 und 1211 mit einer Konzentration von  $1 \times 10^{15}$  Atome/cm<sup>3</sup> bis  $1 \times 10^{20}$  Atome/cm<sup>3</sup> verbleiben. Auch wurde in dieser Situation durch die SIMS-Analyse bestätigt, daß die oben beschriebenen Halogenelemente mit einer hohen Konzentration zwischen den aktiven Schichten 1209, 1210 und 1211 und dem thermischen Oxydationsfilm, der durch die Hitzebehandlung gebildet wurde, verteilt sind.

Auch wurde als Ergebnis der Durchführung einer SIMS-Analyse an anderen Elementen bestätigt, daß die Konzentrationen von C (Kohlenstoff), N (Stickstoff), O (Sauerstoff) und S (Schwefel), die typische Verunreinigungen darstellen, niedriger als  $5 \times 10^{18}$  Atome/cm<sup>3</sup> (typisch  $1 \times 10^{18}$  Atome/cm<sup>3</sup>) sind.

Dann wird ein Metallfilm (nicht gezeigt), der hauptsächlich Aluminium enthält, auf der Oberfläche gebildet, um die Originale 1213, 1214 und 1215 der Gate-Elektroden zu bilden, die später durch Musterbildung ausgebildet werden. In dieser Ausführungsform wird ein Aluminiumfilm, der Scandium mit 2 Gewichts-% enthält, benutzt (Fig. 13A).

Anschließend werden poröse anodische Oxidfilme 1216, 1217 und 1218, nicht-poröse anodische Oxidfilme 1219, 1220 und 1221 und Gate-Elektroden 1222, 1223 und 1224 durch die in der japanischen ungeprüften Patentveröffentlichung Nr. 7-135318 offengelegte Technik gebildet. (Fig. 13B).

Nachdem der in Fig. 13B gezeigte Zustand erreicht ist, wird der gate-isolierende Film 1212 mit den Gate-Elektroden 1222, 1223 und 1224 und den porösen anodischen Oxidfilmen 1216, 1217 und 1218 als Maske geätzt. Dann werden die porösen anodischen Oxidfilme 1216, 1217 und 1218 entfernt, um so einen in Fig. 13C gezeigten Zustand zu erlangen. Was in Fig. 13C durch die Bezugszeichen 1225, 1226 und 1227 bezeichnet wird, sind gate-isolierende Filme wie verarbeitet.

Dann wird ein Prozeß des Hinzufügens von Verunrei-

gungelementen, die eine Leitfähigkeit ergeben, durchgeführt. Die zu benutzenden Verunreinigungselemente können P (Phosphor) oder As (Arsen) sein, falls sie vom n-Typ sind, oder B (Bor), falls sie vom p-Typ sind.

In dieser Ausführungsform wird das Hinzufügen von Verunreinigungen durch zwei getrennte Prozesse durchgeführt. Zuerst wird das erste Hinzufügen von Verunreinigungen (in dieser Ausführungsform wird P (Phosphor) benutzt) mit einer hohen Beschleunigungsspannung von etwa 80 keV durchgeführt, um ein n-Gebiet zu bilden. Das n-Gebiet wird so eingestellt, daß die Konzentration der P-Ionen  $1 \times 10^{18}$  Atome/cm<sup>3</sup> bis  $1 \times 10^{19}$  Atome/cm<sup>3</sup> wird.

Ferner wird das zweite Hinzufügen von Verunreinigungen bei einer niedrigen Beschleunigungsspannung von etwa 10 keV durchgeführt, um ein n-Gebiet zu bilden. Da die Beschleunigungsspannung niedrig ist, funktioniert in dieser Situation der gateisolierende Film als eine Maske. Auch wird das n-Gebiet so eingestellt, daß der Flächenwiderstand 500  $\Omega$  oder weniger wird (vorzugsweise 300  $\Omega$  oder weniger).

Durch den obigen Prozeß werden ein Source-Gebiet 1228, ein Drain-Gebiet 1229, ein Gebiet 1230 niedriger Konzentration an Verunreinigungen und ein kanalbildendes Gebiet 1231 des n-Typ-TFT, der den CMOS-Schaltkreis darstellt, gebildet. Ebenfalls wird ein Source-Gebiet 1232, ein Drain-Gebiet 1233, ein Gebiet 1234 niedriger Konzentration an Verunreinigungen und ein kanalbildendes Gebiet 1235 des n-Typ-TFT, der den Pixel-TFT darstellt, gebildet (Fig. 13D).

In dem in Fig. 13D gezeigten Zustand, ist die aktive Schicht des p-Typ-TFT, der den CMOS-Schaltkreis darstellt, auch identisch in der Struktur zur aktiven Schicht des n-Typ-TFT.

Wie in Fig. 14A gezeigt, wird eine Resistmaske 1236 auf den n-Typ-TFT aufgezogen, um Verunreinigungen, die den p-Typ ergeben (in dieser Ausführungsform wird Bor verwendet), hinzuzufügen.

In gleicher Weise wie beim oben beschriebenen Prozeß zum Hinzufügen von Verunreinigungen, wird dieser Prozeß in zwei Prozesse aufgeteilt und durchgeführt, und weil es notwendig ist, den n-Typ in den p-Typ umzukehren, werden B-(Bor)-Ionen mit einer mehrfach höheren Konzentration als der oben beschriebenen Konzentration hinzugefügter P-Ionen hinzugefügt.

Auf diese Weise werden ein Source-Gebiet 1237, ein Drain-Gebiet 1238, ein Gebiet 1239 niedriger Konzentration an Verunreinigungen und ein kanalbildendes Gebiet 1240 des p-Typ-TFT, der den CMOS-Schaltkreis darstellt, gebildet (Fig. 14A).

Nachdem so die aktive Schicht vervollständigt worden ist, werden die Verunreinigungen durch eine Kombination von Ofenglühen, Laserglühen, Lampenglühen u.s.w. aktiviert. Gleichzeitig wird eine durch den Hinzufügeprozeß erzeugte Beschädigung der aktiven Schicht repariert.

Dann wird ein Laminierfilm, der aus einem Siliziumoxidfilm oder einem Siliziumnitridfilm besteht, als ein Zwischenschichtisolierfilm 1241 gebildet, um Kontaktlöcher, Source-Elektroden 1242, 1243 und 1244 und Drain-Elektroden 1245 und 1246 zu bilden, um einen in Fig. 14B gezeigten Zustand zu erreichen.

Anschließend wird ein Siliziumnitridfilm 1247, der 10 bis 50 nm dick ist, und eine schwarze Maske 1248 gebildet (Fig. 14C). Auf diese Weise ist die Struktur von Fig. 14C dadurch charakterisiert, daß die schwarze Maske auch als obere Elektrode einer Hilfskapazität dient.

In der in Fig. 14C gezeigten Struktur wird die Hilfskapazität, die zur Belegung eines großen Gebiets neigt, auf dem TFT gebildet, und dadurch ist sie in der Lage, das Öffnungsverhältnis zu verringern. Da auch der Siliziumnitridfilm mit

einer hohen Dielektrizitätskonstante mit einer Dicke von etwa 25 nm benutzt werden kann, kann eine sehr große Kapazität bei reduzierter Fläche gesichert werden.

Anschließend wird ein zweiter Zwischenschichtisolierfilm 1249 aus einem organischen Kunststofffilm mit der Dicke von 0,5 bis 3  $\mu\text{m}$  gebildet. Dann wird ein leitender Film auf dem Zwischenschichtisolierfilm gebildet und dann gemustert, um eine Pixelelektrode 1250 zu bilden. Da diese Ausführungsform ein Beispiel eines Durchlaßtyps ist, wird ein transparenter leitender Film wie etwa ITO als leitender Film verwendet, der die Pixelelektrode 1250 darstellt.

Dann wird das gesamte Substrat in einer Wasserstoffatmosphäre bei 350°C für eine bis zwei Stunden erhitzt, um die gesamte Vorrichtung zu hydrieren, und dadurch die Schlenkerbindung in dem Film (besonders in der aktiven Schicht) zu kompensieren. Der obige Prozeß macht es möglich, den CMOS-Schaltkreis und den Pixelmatrixschaltkreis auf demselben Substrat zu bilden.

Wie in Fig. 15 gezeigt, wird anschließend ein Prozeß der Herstellung einer Flüssigkristalltafel auf der Basis eines durch die obigen Prozesse hergestellten Aktivmatrixsubstrats beschrieben.

Ein Orientierungsfilm 1251 wird auf dem Aktivmatrixsubstrat in dem in Fig. 14C gezeigten Zustand gebildet. In dieser Ausführungsform wird Polyimid für den Orientierungsfilm 1251 benutzt. Dann wird ein gegenüberliegendes Substrat vorbereitet. Das gegenüberliegende Substrat ist aus einem Glassubstrat 1252, einem transparenten, leitenden Film 1252 und einem Orientierungsfilm 1254 hergestellt.

In dieser Ausführungsform wird der Orientierungsfilm derart gebildet, daß die Flüssigkristallmoleküle senkrecht zum Substrat ausgerichtet sind. Nachdem der Orientierungsfilm gebildet worden ist, wird ein Reibprozeß durchgeführt, so daß die Flüssigkristallmoleküle mit einem gegebenen Vordrehungswinkel vertikal ausgerichtet sind.

Obgleich eine schwarze Maske, ein Farbfilter u.s.w. auf den gegenüberliegenden Substrat gebildet werden, wie gelegentlich gefordert wird, wird deren Beschreibung hier weggelassen.

Danach werden das Aktivmatrixsubstrat und das gegenüberliegende Substrat, das oben verarbeitet wurde, miteinander mit einem Dichtmaterial oder einem Abstandshalter (nicht gezeigt) durch einen bekannten Zellenzusammenbau-prozeß verbunden. Dann wird ein Flüssigkristallmaterial 1255 zwischen beide Substrate eingegossen, um vollständig abgedichtet das Flüssigkristallmaterial 1255 durch eine Versiegelung (nicht gezeigt) einzuschließen. Damit ist die in Fig. 15 gezeigte Flüssigkristalltafel von Durchlaßtyp vollständig.

In dieser Ausführungsform ist die Flüssigkristalltafel entworfen, um eine Anzeige durch einen ECB-Mode (mit einem elektrischen Feld gesteuerter Doppelbrechungsmodus) herbeizuführen. Deshalb ist angeordnet, daß die Flüssigkristalltafel zwischen einem Paar polarisierender Platten (nicht gezeigt) in einem Kreuznicol gehalten werden (d. h. in einem Zustand, in dem die paarigen Polarisationsplatten zulassen, daß die jeweiligen Polarisationsachsen zueinander senkrecht stehen).

Dementsprechend ist zu erkennen, daß in dieser Ausführungsform die Anzeige in einem normalerweise schwarzen Mode herbeigeführt wird, bei dem eine schwarze Anzeige erscheint, wenn keine Spannung an die Flüssigkristalltafel angelegt ist.

Auch wird die Erscheinung des in Fig. 14C gezeigten Aktivmatrixsubstrats in Fig. 16 vereinfacht. In Fig. 16 bezeichnet das Bezugszeichen 1601 ein Quarzsubstrat; das Bezugszeichen 1602 bezeichnet eine Pixelmatrix; das Bezugszeichen 1603 bezeichnet einen Source-Treiberschaltkreis; das

Bezugszeichen 1604 bezeichnet einen Gate-Treiberschaltkreis; und das Bezugszeichen 1605 bezeichnet einen Logikschaltkreis.

In Fig. 16 wird eine Vorspannung einem n-Kanal-TFT in dem CMOS-Schaltkreis zugeführt, welcher nach der vorliegenden Erfindung den Pegelwandler und den mit der Gate-Signalleitung verbundenen Inverter der letzten Stufe darstellt, der in dem Gate-Treiberschaltkreis 1604 gebildet wird, wie in der ersten oder zweiten Ausführungsform beschrieben. Daher ist die Spannungsfestigkeit des Gate-Treiberschaltkreises hoch gemacht worden.

Der Logikschaltkreis 1605 enthält alle Logikschaltkreise, die im weitesten Sinn aus TFT aufgebaut sind. Um jedoch in der vorliegenden Erfindung zu Schaltkreisen eine Unterscheidung zu treffen, welche konventionell der Pixelmatrixschaltkreis und der Treiberschaltkreis genannt werden, wird der Logikschaltkreis 1605 ausgerichtet auf Signalverarbeitungsschaltkreise (Speicher, D/A-Wandler, Impulsgeneratoren, u.s.w.), die andere als die obigen Schaltkreise sind.

Auch ist die so strukturierte Flüssigkristalltafel mit einem FPC-Endgerät (flexible print circuit, flexibler Druckschaltkreis) als externes Endgerät ausgerüstet. Was allgemein ein "Flüssigkristallmodul" genannt wird, ist eine Flüssigkristalltafel, die mit einem FPC ausgerüstet ist.

Ferner ist die Flüssigkristalltafel dieser Ausführungsform so entworfen, daß der Pegelwandler und der Inverter der letzten Stufe nach der vorliegenden Erfindung als Treiberschaltkreis für die Gate-Signalleitung benutzt wird, und man kann Flüssigkristalltafeln aller Größenordnungen verwirklichen, von einer Flüssigkristalltafel vom Projektortyp mit etwa 2 Zoll bis zu einer Flüssigkristalltafel vom Großbildformat mit mehreren zehn Zoll.

#### [Vierte Ausführungsform]

Mit Bezug auf Fig. 17A und 17B wird eine höhere Versorgungsspannung als eine Versorgungsspannung für einen Niederspannungstreiberabschnitt (Schieberegisterschaltkreis, Inverter, u.s.w.) oberhalb des Pegelwandlers 1701 in einem Hochspannungstreiberabschnitt eines gate-signalleitungsseitigen Treibers und einem Inverter 1702 der letzten Stufe zugeführt, der mit der Gate-Signalleitung nach dieser Ausführungsform verbunden ist.

In dem Pegelwandler 1701 dieser Ausführungsform bezeichnen die Zeichen Tr3 und Tr7 Verarmungs-TFT, und die anderen Tr sind Anreicherungs-TFT (Fig. 17A). In den Fig. 17A und 17B werden die jeweiligen TFT durch die Zeichen Tr1 bis Tr11 bezeichnet.

Auch ist bei dem Inverter 1702 dieser Ausführungsform Tr10 ein Verarmungs-TFT und Tr9 und Tr11 sind Anreicherungs-TFT.

In dieser Ausführungsform wird eine Beschreibung nur von dem Pegelwandlerschaltkreis und von dem Inverterschaltkreis der letzten Stufe gegeben, und je nach gelegentlichen Anforderungen wird eine Schieberegisterschaltkreis, ein analoger Pufferschaltkreis, u.s.w. als gate-signalleitungsseitiger Treiber benutzt.

Mit Bezug auf Fig. 17A besteht der Pegelwandler 1701 dieser Ausführungsform aus zwei CMOS-Schaltkreisen, an die eine Versorgungsspannung Vdd geführt wird. Die Tr4 und Tr8 sind mit GND verbunden. Auch ist der Entwurf so, daß eine Spannung zwischen Source- und Drain-Elektrode von Tr3 und Tr4 auf die Gate-Elektrode von Tr3 geführt wird. Ähnlich ist der Entwurf so, daß eine Spannung zwischen Source- und Drain-Elektrode von Tr7 und Tr8 auf die Gate-Elektrode von Tr7 geführt wird. Deshalb ist die an Tr3 und Tr4 liegende Spannung im wesentlichen halbiert. Ebenfalls wird die an Tr7 und Tr8 anliegende Spannung verteilt.

Dementsprechend kann die Spannungsfestigkeit des TFT hoch gemacht werden, so daß keine hohe Last auf nur einen TFT ausgeübt wird.

Ein von dem Schieberegisterschaltkreis (nicht gezeigt) an den Pegelwandler 1701 eingegebenes Eingangssignal ist derart, daß bei Eingabe eines Signals Hi an Vin, sein invertiertes Signal Lo an Vinb eingegeben wird. Wenn das Signal Hi an Vin des Pegelwandlers 1701 eingegeben wird, dann wird ein Signal Lo von dem Ausgang Vout ausgegeben. Ebenso, wenn das Signal Lo an Vin des Pegelwandlers 1701 eingegeben wird, dann wird das Signal Hi mit auf 16 V angehobenem Spannungspegel am Ausgang Vout ausgegeben. Mit anderen Worten: der Pegel des an Vin des Pegelwandlerschaltkreises eingegebenen Signals wird invertiert, auf ein hohes Potential angehoben und dann an den Inverter 1702 der letzten Stufe ausgegeben.

Fig. 17B zeigt einen Schaltkreis des Inverters 1702 der letzten Stufe, der mit der Gate-Signalleitung verbunden ist. Der Inverter 1702 besteht aus einem CMOS-Schaltkreis mit einem Ein-Gate-p-Kanal-TFT Tr9 und dem Doppel-Gate-n-Kanal-TFT Tr10 und Tr11. Die Tr10 und Tr11 werden auf derselben aktiven Halbleiterschicht aufgebaut. D.h., Tr10 und Tr11 sind strukturiert durch Bildung zwei Gate-Elektroden auf derselben aktiven Halbleiterschicht.

Die Versorgungsspannung Vdd wird auch dem Inverter 1702 zugeführt, und der n-Kanal-TFT Tr10 ist so entworfen, daß eine Spannung zwischen der Source- und der Drain-Elektrode von Tr10 und Tr11 auf die Gate-Elektrode von Tr10 geführt wird. Deshalb wird eine an Tr10 und Tr11 angelegte Spannung verteilt. Deshalb gibt es keinen Fall, bei dem eine hohe Belastung auf nur einen TFT ausgeübt wird.

Das Ausgangssignal Vout von dem in Fig. 17A gezeigten Pegelwandler wird an Vin des in Fig. 17B gezeigten Inverters eingegeben, und sein invertiertes Signal wird an Vout ausgegeben und dann an die Gate-Signalleitung abgegeben.

Im Pegelwandler 1701 und im Inverter 1702 nach dieser Ausführungsform werden Verarmungs-TFT für die Tr3, Tr7 und Tr10 benutzt, was durch Veränderung des Ionendotierungsprozesses im Prozeß zur Herstellung des in der dritten Ausführungsform beschriebenen CMOS-Schaltkreises produziert werden kann.

Auch sind der Pegelwandler 1701 und der Inverter 1702 dieser Ausführungsform so entworfen, daß eine niedrigere Spannung als die Versorgungsspannung den Gate-Elektroden von Tr3, Tr7 und Tr10 zugeführt wird, und dadurch kann die Spannungsfestigkeit des TFT hoch gemacht werden.

#### [Fünfte Ausführungsform]

In dieser Ausführungsform wird eine Beschreibung eines Projektors von Drei-Platten-Typ gegeben, bei dem eine Flüssigkristalltafel mit integriertem peripheren Schaltkreis und mit dem Treiber der vorliegenden Erfindung, wie in der obigen ersten, zweiten oder vierten Ausführungsform beschrieben, aufgebaut wird.

Fig. 18 zeigt einen Projektor vom Drei-Platten-Typ, der die Flüssigkristalltafel der dritten Ausführungsform verwendet. Mit Bezug auf Fig. 18 bezeichnet das Bezugszeichen 1801 eine Lichtquelle, und die Bezugszeichen 1802 und 1803 bezeichnen dichroitische Spiegel, die selektiv das Licht mit Wellenlängenbereichen von R (rot) bzw. G (grün) reflektieren. Die Bezugszeichen 1804, 1805 und 1806 bezeichnen total reflektierende Spiegel und die Bezugszeichen 1807, 1808 und 1809 bezeichnen Flüssigkristalltafeln vom Durchlaßtyp, die mit R, G bzw. B korrespondieren. Das Bezugszeichen 1810 bezeichnet ein dichroitisches Prisma, das Bezugszeichen 1811 bezeichnet eine Projektionslinse und

das Bezugszeichen 1812 bezeichnet einen Bildschirm.

Der Projektor vom Drei-Platten-Typ nach dieser Ausführungsform zeigt Bilder an, die mit den drei Primärfarben rot, blau und grün auf drei monochrom-anzeigenden Flüssigkristalltafeln 1807, 1808 bzw. 1809 korrespondieren, und es werden die obigen Flüssigkristalltafeln mit Licht der korrespondierenden Primärfarben ausgeleuchtet. Dann werden die so erhaltenen Bilder der jeweiligen Primärfarbenkomponenten durch das dichroitische Prisma 1810 zusammengeführt und dann auf den Bildschirm 1812 projiziert. Deshalb ist der Projektor vom Drei-Platten-Typ ausgezeichnet in der Anzeigeleistung (Auflösung, Schirmausleuchtung, Farbreinheit).

#### [Sechste Ausführungsform]

In dieser Ausführungsform wird eine Beschreibung gegeben von einem Projektor vom Ein-Platten-Typ, bei dem eine Flüssigkristalltafel mit integriertem peripheren Schaltkreis und mit dem Treiber der vorliegenden Erfindung, wie in der obigen ersten, zweiten oder vierten Ausführungsform beschrieben, aufgebaut wird.

Die Struktur des Flüssigkristallprojektors vom Ein-Platten-Typ nach dieser Ausführungsform wird in Fig. 19 gezeigt. Das Bezugszeichen 1901 bezeichnet eine Lichtquelle; das Bezugszeichen 1902 bezeichnet eine Kondenserlinse; das Bezugszeichen 1903 bezeichnet eine Flüssigkristalltafel; das Bezugszeichen 1904 bezeichnet eine Projektionslinse; und das Bezugszeichen 1905 bezeichnet einen Bildschirm. Ein Farbfilter ist auf der Flüssigkristalltafel 1903 angebracht.

Beim Flüssigkristallprojektor vom Ein-Platten-Typ nach dieser Ausführungsform wird unter Benutzung des Farbfilters das mit den jeweilig erhaltenen Pixel korrespondierende Licht durch ein Verfahren auf den Bildschirm geworfen, bei dem die jeweiligen Pixel von R, G und B jeweils durch dasselbe System wie bei der Flüssigkristallanzeigevorrichtung für direkte Betrachtung getrieben werden.

Im Vergleich zum Flüssigkristallprojektor vom Drei-Platten-Typ nach der fünften Ausführungsform ist der Flüssigkristallprojektor vom Ein-Platten-Typ ausgezeichnet hinsichtlich Preis, Größe u.s.w., da die Anzahl der optischen Teile nur 1/3 beträgt.

In dem Fall jedoch, in dem dieselbe Flüssigkristalltafel für den Flüssigkristallprojektor vom Drei-Platten-Typ und dem konventionellen Flüssigkristallprojektor vom Ein-Platten-Typ, werden beim Drei-Platten-Typ drei Farben auf einem Pixel zusammengebracht, während ein Pixel nur als ein einfaches Pixel benutzt wird. Folglich ist der Ein-Platten-Typ hinsichtlich der Bildqualität dem Drei-Platten-Typ unterlegen. Zusätzlich erlangt der obige Flüssigkristallprojektor vom Ein-Platten-Typ ein Bild der gewünschten Farbe durch Absorbieren nutzloser Komponenten eines weißen Lichts von der Lichtquelle mit dem Farbfilter. Dementsprechend wird das weiße, auf die Flüssigkristalltafel einfallende Licht nicht mehr als zu einem Drittel durchgelassen, und deshalb ist der Wirkungsgrad des Lichtes relativ niedrig.

Deshalb werden der Flüssigkristallprojektor vom Drei-Platten-Typ nach der fünften Ausführungsform und der Flüssigkristallprojektor vom Ein-Platten-Typ nach dieser Ausführungsform abhängig von der Nutzung verwendet.

#### [Siebte Ausführungsform]

In dieser Ausführungsform wird eine Beschreibung eines Projektors (Fernsehprojektion) gegeben, in der in der fünften Ausführungsform oder der sechsten Ausführungs-

form beschriebene Flüssigkristallprojektor als eine optische Maschine eingebaut ist.

Fig. 20A und 20B sind Diagramme, die die Erscheinung eines Projektionsfernseher nach dieser Ausführungsform zeigen. Der Projektionsfernseher dieser Ausführungsform ist von dem Typ, der auch allgemein "Rückprojektionstyp" genannt wird. Fig. 20A ist eine Seitenansicht einer vereinfachten internen Struktur. Auch ist Fig. 20B eine perspektivische Sicht eines Projektionsfernseher nach dieser Ausführungsform.

In Fig. 20A und 20B bezeichnet das Bezugszeichen 2001 einen Hauptkörper; das Bezugszeichen 2002 bezeichnet eine optische Maschine, in der ein Flüssigkristallprojektor der fünften oder der sechsten Ausführungsform eingebaut ist; das Bezugszeichen 2003 bezeichnet einen Reflektor und das Bezugszeichen 2004 bezeichnet einen Bildschirm. Obwohl der Projektionsfernseher in der Struktur kompliziert ist, weil andere optische Systeme tatsächlich dazu hinzugefügt wurden, werden nur die Umrisse der Struktur in dieser Ausführungsform gezeigt.

In der Flüssigkristalltafel nach der fünften Ausführungsform oder der sechsten Ausführungsform sind ein peripherer Treiberschaltkreis und ein Logikschaltkreis mit einem Pixelgebiet integriert. Dementsprechend kann diese Flüssigkristalltafel auch an Signale des NTSC-Systems, des PAL-Systems und des digitalen Systems angepaßt werden.

Selbst wenn ein Videosignal an verschiedene Auflösungen wie etwa XGA, SXGA oder UXGA angepaßt werden kann, wird auch die Verschlechterung der Auflösung durch eine Vorrichtung wie etwa eine schwarze Anzeige verhindert, bei der unnötige Abschnitte (nicht-anzeigende Bildabschnitte) durch einen Logikschaltkreis oder ähnliches als schwarz dargestellt werden, und ein Bild mit hohem Kontrast kann vorgesehen werden.

#### [Achte Ausführungsform]

In dieser Ausführungsform wird eine Beschreibung gegeben von einem Flüssigkristallprojektor, der in der Struktur unterschiedlich zu dem der siebten Ausführungsform ist. Die Flüssigkristalltafel der dritten Ausführungsform wird in der Flüssigkristallprojektion dieser Ausführungsform in ähnlicher Weise verwendet. Die Vorrichtung dieser Ausführungsform ist von dem Typ, der allgemein "Frontprojektionstyp" genannt wird.

Fig. 21 ist ein Strukturdiagramm, das einen Frontprojektor nach dieser Ausführungsform zeigt. In Fig. 21 bezeichnet das Bezugszeichen 2101 einen Projektorkörper; das Bezugszeichen 2102 bezeichnet eine Projektionslinse und das Bezugszeichen 2103 bezeichnet eine Projektionswand.

Der in der fünften Ausführungsform beschriebene Projektor wird in dem Projektorkörper 2101 verwendet. Ein Licht mit Bildinformation wird von dem Projektorkörper 2101 geliefert, und das Bild wird von der Projektionslinse 2102 auf die Projektionswand 2103 geworfen.

Das beachtenswerteste Merkmal des Frontprojektionstyps liegt darin, daß ein Bild auf eine große Projektionswand geworfen wird. Dementsprechend ist der Bedarf danach als Anwendung für Konferenzen und Präsentationen hoch. Die Projektionswände von 100 Zoll (2,5 m) und 200 Zoll (5 m) werden häufig benutzt.

In gleicher Weise kann als Frontprojektionstyp dieser Ausführungsform der Projektor vom Drei-Platten-Typ nach der fünften Ausführungsform und der Projektor vom Ein-Platten-Typ nach der sechsten Ausführungsform in Abhängigkeit von der Nutzung verwendet werden.

#### [Neunte Ausführungsform]

In dieser Ausführungsform wird eine Beschreibung von einer Flüssigkristallanzeigevorrichtung gegeben, die antiferro-elektrische Flüssigkristalle mit einem Treiberschaltkreis der vorliegenden Erfindung benutzt.

Wegen eines Verfahrens der Herstellung eines Aktivmatrixsubstrats mit den Pixel-TFT und den in dieser Ausführungsform benutzten Treiber-TFT wird auf die dritte Ausführungsform verwiesen.

In der Flüssigkristallanzeigevorrichtung nach dieser Ausführungsform wird ein antiferro-elektrischer Flüssigkristall verwendet. Der antiferro-elektrische Flüssigkristall hat zwei Orientierungszustände, und wenn eine Spannung durch die Pixel-TFT an den antiferro-elektrischen Flüssigkristall angelegt wird, werden die Flüssigkristallmoleküle in dem ersten oder zweiten Orientierungszustand in den zweiten oder ersten stabilen Orientierungszustand verändert. Das Verhältnis der Flüssigkristallmoleküle, die in dem ersten oder zweiten stabilen Orientierungszustand sind, kann entsprechend einem Wert der angelegten Spannung verändert werden. Dementsprechend kann ein Halbtonzustand durch Steuerung der angelegten Spannung gesteuert werden.

Die Flüssigkristallanzeigevorrichtung mit Benutzung des antiferro-elektrischen Flüssigkristalls nach dieser Ausführungsform verursacht keine Verschlechterung des Treiberschaltkreises, wenn eine relativ hohe Spannung angelegt wird, da der Pegelwandler und der Inverter der letzten Stufe nach der vorliegenden Erfindung für den Treiberschaltkreis benutzt werden.

Auch ist die Flüssigkristallanzeigevorrichtung, die antiferro-elektrische Flüssigkristalle nach dieser Ausführungsform verwendet, hoch hinsichtlich der Ansprechgeschwindigkeit und ausgezeichnet in der Frequenzcharakteristik im Vergleich zu der Flüssigkristallanzeigevorrichtung des TN-Modus. Dementsprechend kann ein ausgezeichnetes Bild angezeigt werden.

#### [Zehnte Ausführungsform]

In den obigen dritten bis achten Ausführungsformen wird der Treiberschaltkreis nach der vorliegenden Erfindung für die Flüssigkristalltafel verwendet, die die Anzeige in dem ECB-Mode (mit elektrischem Feld gesteuerter Doppelbrechungsmodus) herbeiführt. Jedoch kann der Treiberschaltkreis der vorliegenden Erfindung verwendet werden für eine Flüssigkristalltafel, die eine Anzeige in einem IPS-Mode (elektrischer Querschnittsmodus) unter dem ECB-Mode herbeiführt, oder er kann für eine Flüssigkristalltafel benutzt werden, die eine Anzeige in einem Mode wie dem TN-Mode (gedrehter nematischer Mode) oder dem STN-Mode (super-gedrehter nematischer Mode) herbeiführt.

Auch wurde in der dritten bis achten Ausführungsform die Flüssigkristalltafel vom Durchlaßtyp beschrieben. Jedoch ist es unnötig festzustellen, daß der Treiberschaltkreis mit dem Pegelwandler und dem Inverter der letzten Stufe nach der vorliegenden Erfindung für eine Flüssigkristalltafel vom Reflexionstyp verwendet werden kann.

Ferner wurden in der obigen dritten bis neunten Ausführungsform ein Fall der Nutzung von Flüssigkristall als Anzeigemedium beschrieben. Jedoch kann der Treiberschaltkreis nach der vorliegenden Erfindung auch benutzt werden für eine Mischschicht aus Flüssigkristall und Hochpolymeren, eine sogenannte Hochpolymerflüssigkristallanzeigevorrichtung vom Diffusionstyp. Zusätzlich kann der Treiberschaltkreis der vorliegenden Erfindung für eine Anzeigevorrichtung mit irgendeiner anderen optischen Anzeigemediumcharakteristik verwendet werden, die als Reaktion auf

eine angelegte Spannung verändert werden kann. Z.B. kann ein Elektrolumineszenzmedium oder ähnliches als Anzeigemedium verwendet werden.

Wie oben beschrieben kann nach der vorliegenden Erfindung selbst dann, wenn eine relativ hohe Spannung zum Treiben einer Gate-Signalleitung benötigt wird, und eine Stromversorgung hoher Spannung verwendet wird, die Verschlechterung eines TFT aufgrund "heißer Träger", die ein Problem bei den konventionellen Beispielen darstellt, verhindert werden, und die Spannungsreserve, die ein Treiber hat, wird hoch gesetzt, um dadurch eine höhere Spannungsfestigkeit des Treibers zu erreichen.

#### Patentansprüche

1. Treiberschaltkreis für eine Anzeigevorrichtung, der enthält:  
drei Versorgungsspannungen Vdd1, Vdd2 und Vss; und  
eine Vielzahl von CMOS-Schaltkreisen, die auf einem isolierenden Substrat gebildet sind, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält:  
einen Ausgangsanschluß;  
einen Eingangsanschluß;  
mindestens einen p-Kanal-TFT, der zwischen die Versorgungsspannung Vdd2 und den Ausgangsanschluß geschaltet ist; und  
einen n-Kanal-TFT mit zwei Gate-Elektroden, der zwischen den Ausgangsanschluß und die Versorgungsspannung Vss geschaltet ist, wobei die Beziehung Versorgungsspannung Vdd2 > Versorgungsspannung Vdd1 > Versorgungsspannung Vss befriedigt ist, und wobei eine der zwei Gate-Elektroden des n-Kanal-TFT, die nahe dem p-Kanal-TFT liegt, mit der Versorgungsspannung Vdd1 verbunden ist, und die andere Gate-Elektrode mit dem Eingangsanschluß verbunden ist.
2. Schaltkreis nach Anspruch 1, der ferner einen Pegelwandler und einen Inverter oder einen Puffer mit dem CMOS-Schaltkreis enthält.
3. Schaltkreis nach Anspruch 1 oder 2, wobei der n-Kanal-TFT mit den zwei Gate-Elektroden auf derselben Halbleiterschicht gebildet wird.
4. Schaltkreis nach irgendeinem der Ansprüche 1 bis 3, wobei der p-Kanal-TFT zwei Gate-Elektroden enthält.
5. Anzeigevorrichtung, die enthält:  
ein isolierendes Substrat;  
eine Vielzahl von Pixel-TFT, die auf dem isolierenden Substrat gebildet sind;  
einen Treiberschaltkreis, der auf dem isolierenden Substrat gebildet ist, zum Treiben der Vielzahl von Pixel-TFT; und ein Anzeigemedium, dessen optisches Antwortverhalten gesteuert wird durch die Vielzahl der Pixel-TFT, wobei der Treiberschaltkreis enthält:  
drei Versorgungsspannungen Vdd1, Vdd2 und Vss; und eine Vielzahl von CMOS-Schaltkreisen, die auf dem isolierenden Substrat gebildet werden, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält:  
einen Ausgangsanschluß;  
einen Eingangsanschluß;  
mindestens einen p-Kanal-TFT, der zwischen die Versorgungsspannung Vdd2 und den Ausgangsanschluß geschaltet ist; und  
einen n-Kanal-TFT mit zwei Gate-Elektroden, der zwischen den Ausgangsanschluß und die Versorgungsspannung Vss geschaltet ist, und

wobei die Beziehung Versorgungsspannung Vdd2 > Versorgungsspannung Vdd1 > Versorgungsspannung Vss befriedigt ist, und

wobei einer der zwei Gate-Elektroden des n-Kanal-TFT, der nahe dem p-Kanal-TFT liegt, mit der Versorgungsspannung Vdd1 verbunden ist, und die andere Gate-Elektrode mit dem Eingangsanschluß verbunden ist.

6. Vorrichtung nach Anspruch 5, die ferner einen Pegelwandler und einen Inverter mit dem CMOS-Schaltkreis enthält.

7. Vorrichtung nach Anspruch 5 oder 6, wobei der n-Kanal-TFT mit den zwei Gate-Elektroden auf derselben Halbleiterschicht gebildet ist.

8. Vorrichtung nach irgendeinem der Ansprüche 5 bis 7, wobei der p-Kanal-TFT zwei Gate-Elektroden enthält.

9. Vorrichtung nach irgendeinem der Ansprüche 5 bis 8, wobei das Anzeigemedium Flüssigkristalle enthält.

10. Vorrichtung nach irgendeinem der Ansprüche 5 bis 9, wobei das Anzeigemedium anti-ferroelektrische Flüssigkristalle enthält.

11. Treiberschaltkreis für eine Anzeigevorrichtung, die enthält:

zwei Versorgungsspannungen Vdd und Vss; und eine Vielzahl von CMOS-Schaltkreisen, die auf einem isolierenden Substrat gebildet sind, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält:

einen Ausgangsanschluß;  
einen Eingangsanschluß;

mindestens einen p-Kanal-Anreicherungs-TFT, der zwischen die Versorgungsspannung Vdd und den Ausgangsanschluß geschaltet ist;

einen n-Kanal-Anreicherungs-TFT von dem mindestens eine der Source- und Drain-Elektroden mit der Versorgungsspannung Vss verbunden ist; und  
einen n-Kanal-Verarmungs-TFT, der zwischen die andere der Source- und Drain-Elektroden des n-Kanal-Anreicherungs-TFT und den Ausgangsanschluß geschaltet ist,

wobei die Beziehung Versorgungsspannung Vdd > Versorgungsspannung Vss befriedigt ist, und  
wobei eine Gate-Elektrode des n-Kanal-Verarmungs-TFT mit einem Knoten zwischen dem n-Kanal-Verarmungs-TFT und dem n-Kanal-Anreicherungs-TFT verbunden ist.

12. Schaltkreis nach Anspruch 11, der ferner einen Pegelwandler und einen Inverter mit dem CMOS-Schaltkreis enthält.

13. Schaltkreis nach Anspruch 11 oder 12, wobei der n-Kanal-Anreicherungs-TFT und der n-Kanal-Verarmungs-TFT auf derselben Halbleiterschicht gebildet sind.

14. Schaltkreis nach irgendeinem der Ansprüche 11 bis 13, der ferner einen p-Kanal-Anreicherungs-TFT zwischen dem p-Kanal-Anreicherungs-TFT und dem Ausgangsanschluß enthält.

15. Anzeigevorrichtung, die enthält:  
ein isolierendes Substrat;  
eine Vielzahl von Pixel-TFT, die auf dem isolierenden Substrat gebildet sind;  
einen Treiberschaltkreis zum Treiben der Vielzahl von Pixel-TFT; und  
eine Flüssigkristallschicht, deren optisches Antwortverhalten durch die Vielzahl der Pixel-TFT gesteuert wird,

wobei der Treiberschaltkreis enthält:  
zwei Versorgungsspannungen Vdd und Vss; und

eine Vielzahl von CMOS-Schaltkreisen, die auf dem isolierenden Substrat gebildet sind, von denen jeder der Vielzahl von CMOS-Schaltkreisen enthält:

einen Ausgangsanschluß;

einen Eingangsanschluß;

mindestens einen p-Kanal-Anreicherungs-TFT, der zwischen die Versorgungsspannung  $V_{dd}$  und den Ausgangsanschluß geschaltet ist; und

einen n-Kanal-Anreicherungs-TFT von dem mindestens eine der Source- und Drain-Elektroden mit der Versorgungsspannung  $V_{ss}$  verbunden ist; und einen n-Kanal-Verarmungs-TFT, der zwischen die andere der Source- und Drain-Elektroden des n-Kanal-Anreicherungs-TFT und den Ausgangsanschluß geschaltet ist,

wobei die Beziehung Versorgungsspannung  $V_{dd} > \text{Versorgungsspannung } V_{ss}$  befriedigt ist, und wobei eine Gate-Elektrode des n-Kanal-Verarmungs-TFT mit einem Knoten zwischen dem n-Kanal-Verarmungs-TFT und dem n-Kanal-Anreicherungs-TFT verbunden ist.

16. Vorrichtung nach Anspruch 15, die ferner einen Pegelwandler und einen Inverter mit dem CMOS-Schaltkreis enthält.

17. Vorrichtung nach Anspruch 15 oder 16, wobei der mindestens eine n-Kanal-Anreicherungs-TFT und der n-Kanal-Verarmungs-TFT auf derselben Halbleiterschicht gebildet sind.

18. Vorrichtung nach irgendeinem der Ansprüche 15 bis 17, die ferner einen p-Kanal-Anreicherungs-TFT zwischen dem p-Kanal-Anreicherungs-TFT und dem Ausgangsanschluß enthält.

19. Treiberschaltkreis für eine Anzeigevorrichtung, der enthält:

drei Versorgungsspannungen  $V_{dd1}$ ,  $V_{dd2}$  und  $V_{ss}$ ; einen Treiberabschnitt mit niedriger Versorgungsspannung; und einen Treiberabschnitt mit hoher Versorgungsspannung,

wobei die Beziehung Versorgungsspannung  $V_{dd2} > \text{Versorgungsspannung } V_{dd1} > \text{Versorgungsspannung } V_{ss}$  befriedigt ist;

wobei der Treiberabschnitt mit hoher Versorgungsspannung eine Vielzahl von CMOS-Schaltkreisen enthält, die auf einem isolierenden Substrat gebildet sind, von denen jeder der Vielzahl von CMOS-Schaltkreisen

enthält:

einen Ausgangsanschluß;

einen Eingangsanschluß;

mindestens einen p-Kanal-TFT, der zwischen die Versorgungsspannung  $V_{dd2}$  und den Ausgangsanschluß geschaltet ist; und

einen n-Kanal-TFT mit zwei Gate-Elektroden, der zwischen den Ausgangsanschluß und die Versorgungsspannung  $V_{ss}$  geschaltet ist; und

wobei eine der zwei Gate-Elektroden des n-Kanal-TFT, die nahe dem p-Kanal-TFT liegt, mit der Versorgungsspannung  $V_{dd1}$  verbunden ist, und die andere Gate-Elektrode mit dem Eingangsanschluß verbunden ist, und

wobei die Versorgungsspannung  $V_{dd1}$  als Versorgungsspannung dem Treiberabschnitt mit niedriger Versorgungsspannung zugeführt wird.

Hierzu 19 Seite(n) Zeichnungen

- Leerseite -



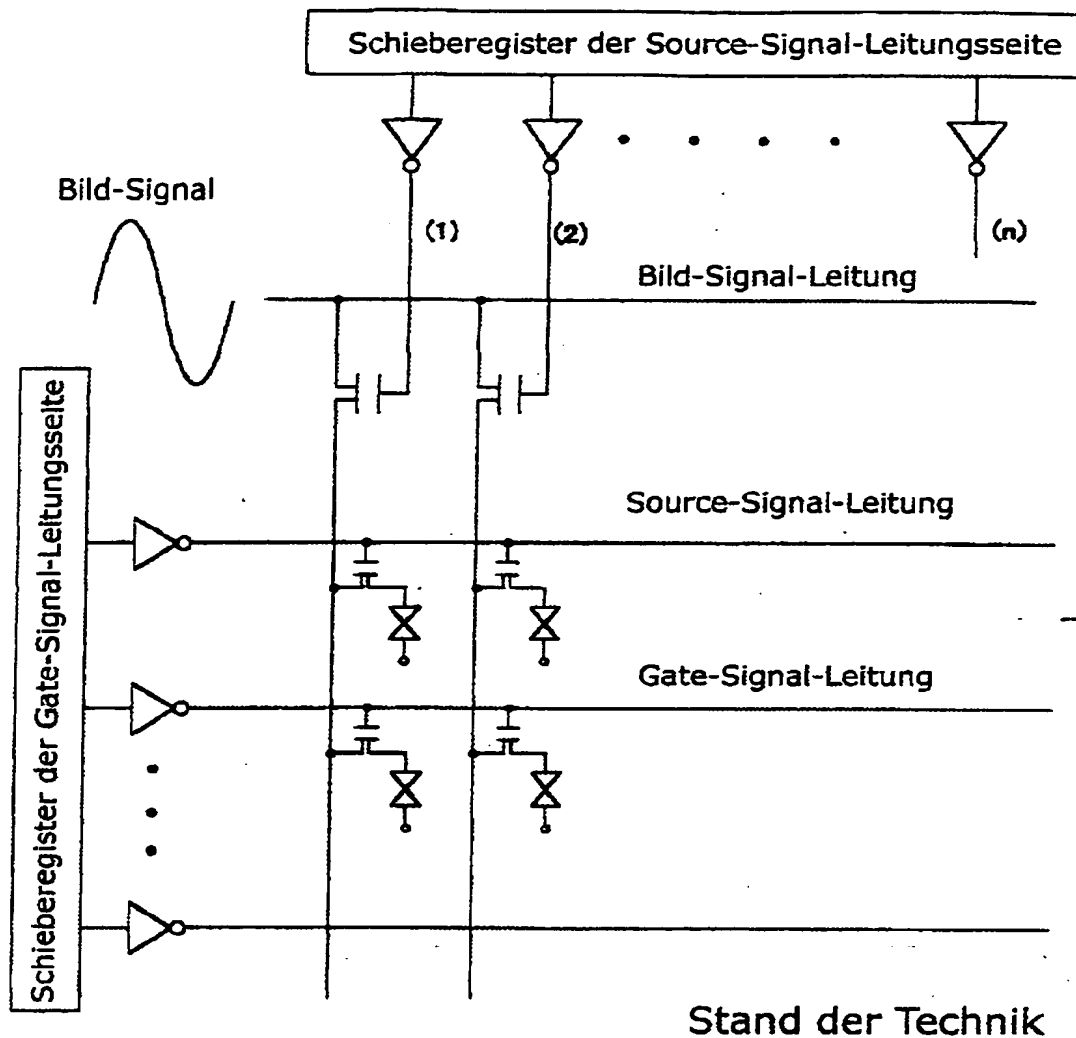


Fig. 1A

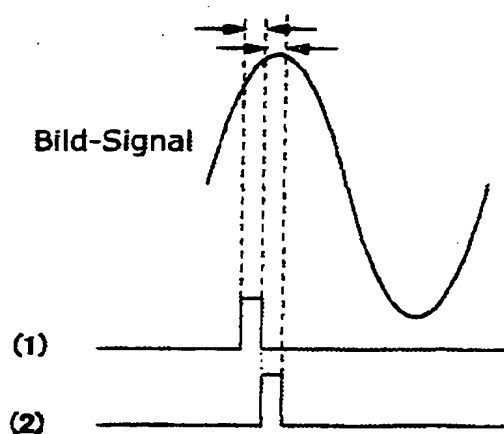


Fig. 1B

Stand der Technik

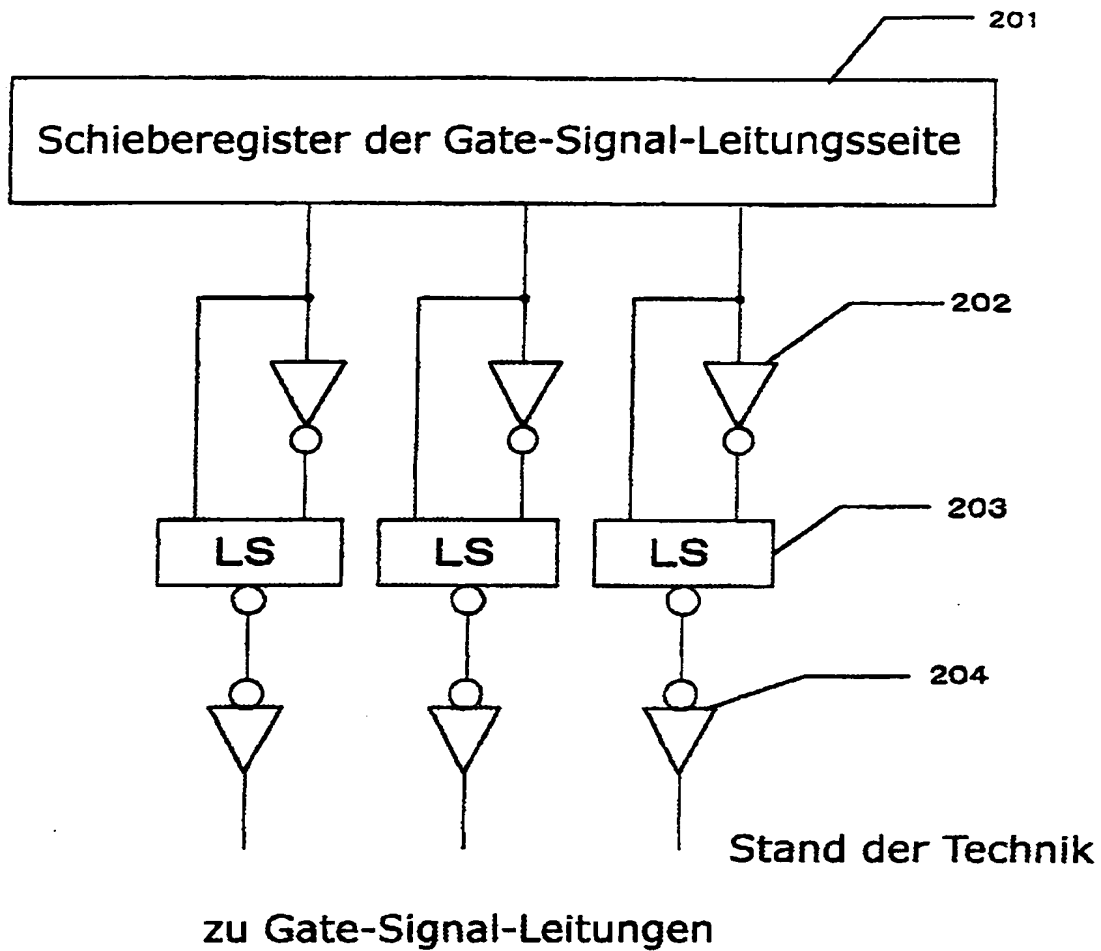


Fig. 2

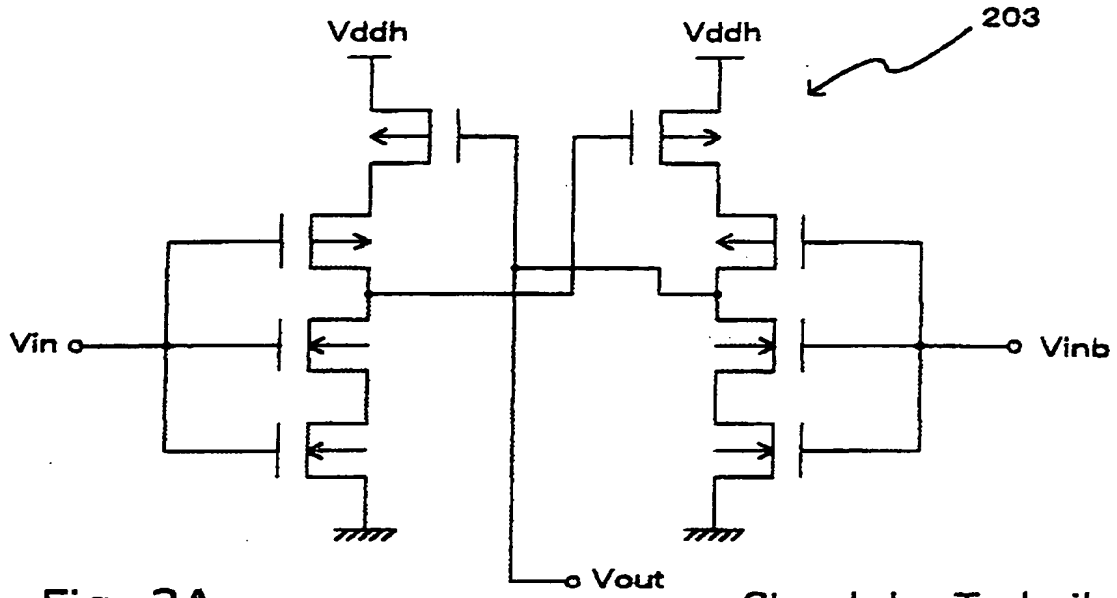


Fig. 3A

Stand der Technik

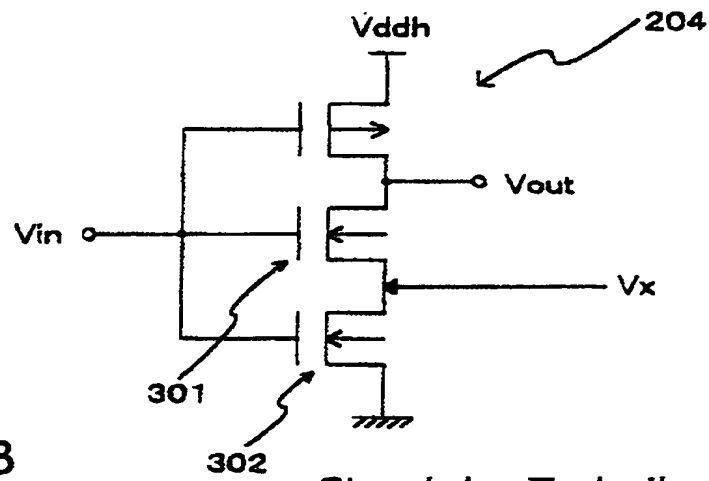


Fig. 3B

Stand der Technik

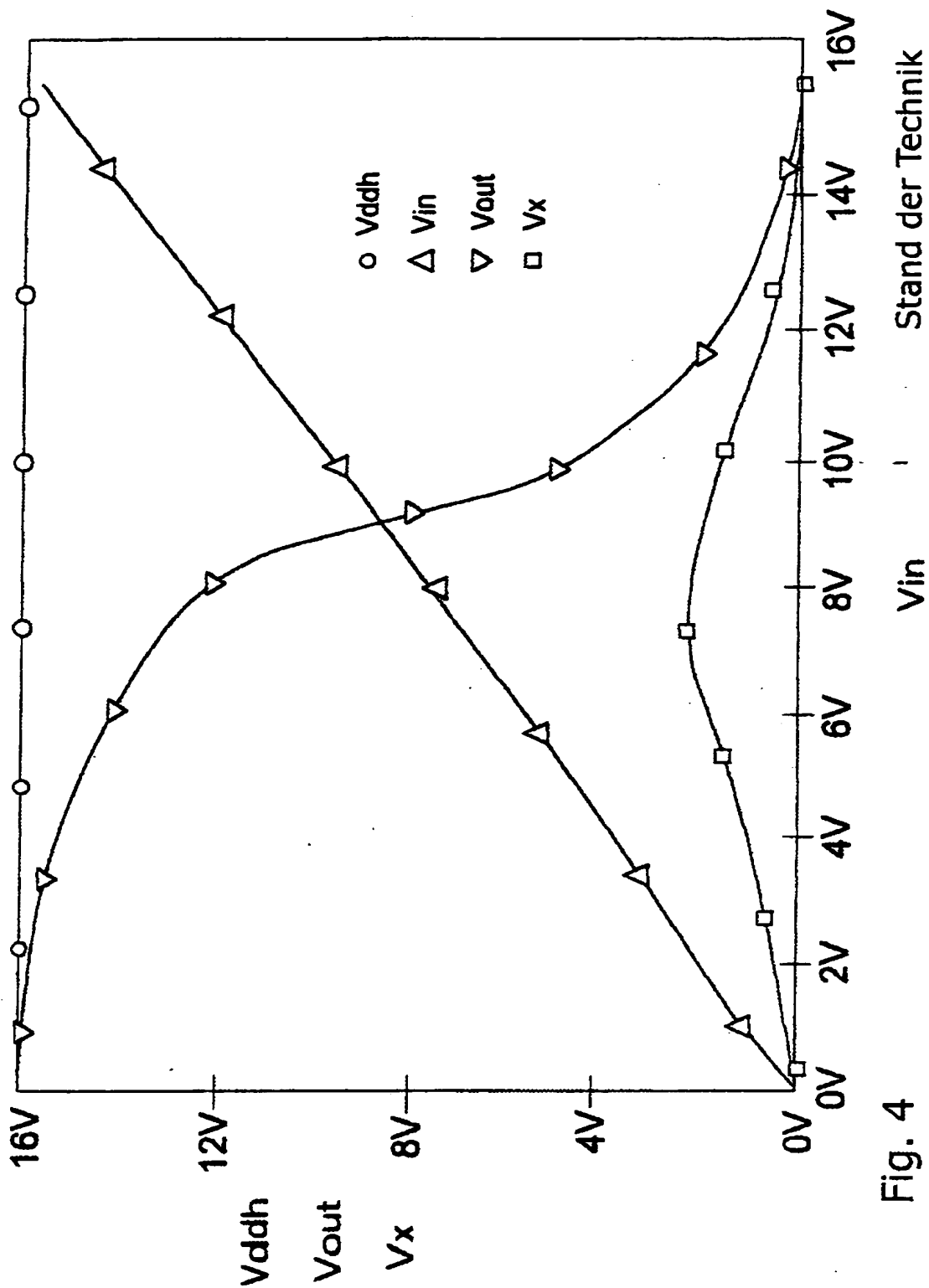


Fig. 4

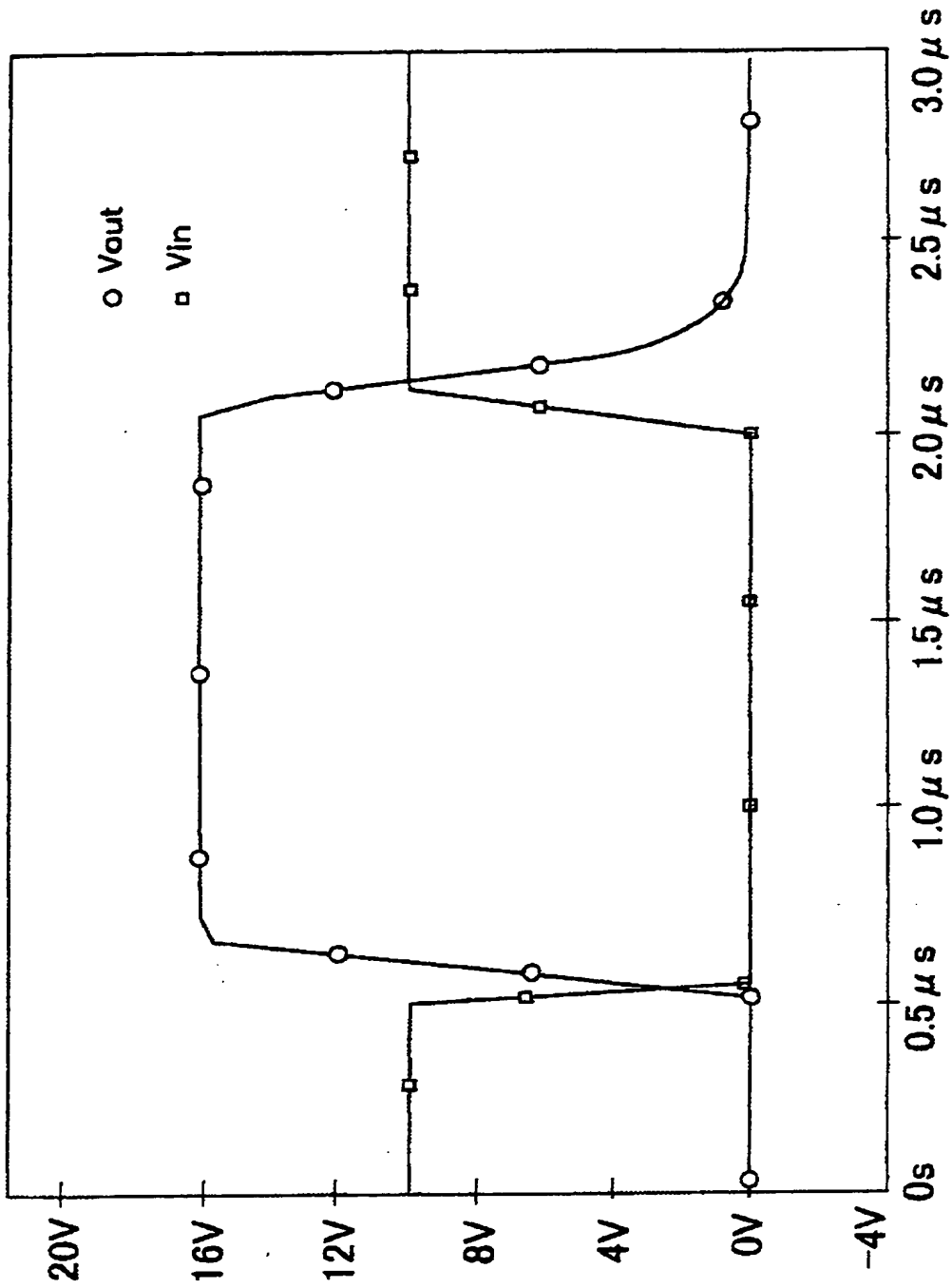
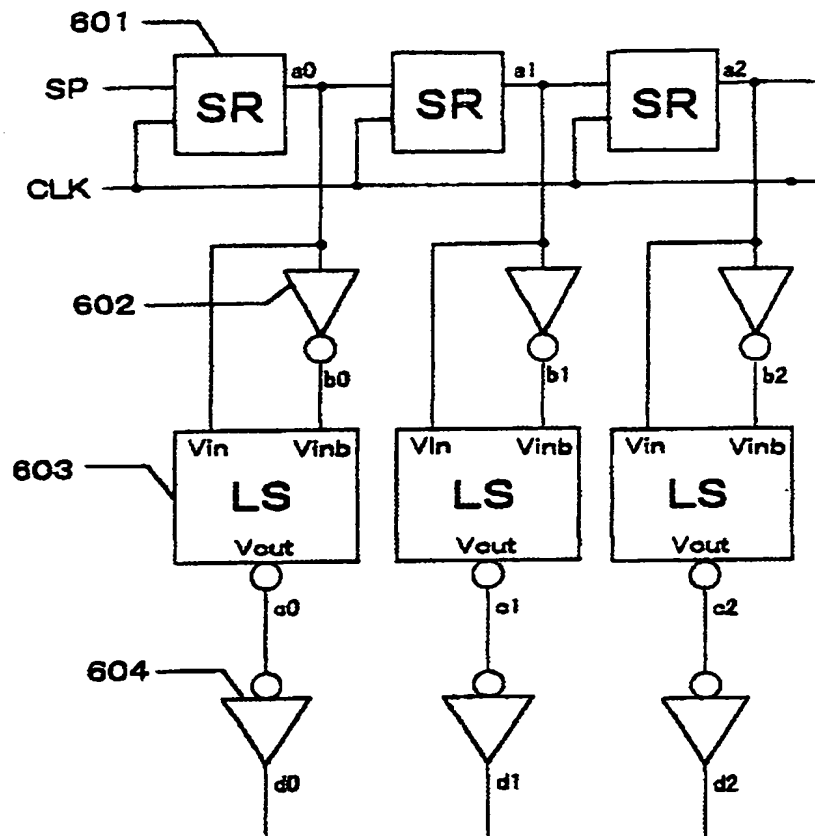


Fig.5

Stand der Technik



zu Gate-Signal-Leitungen

Fig. 6

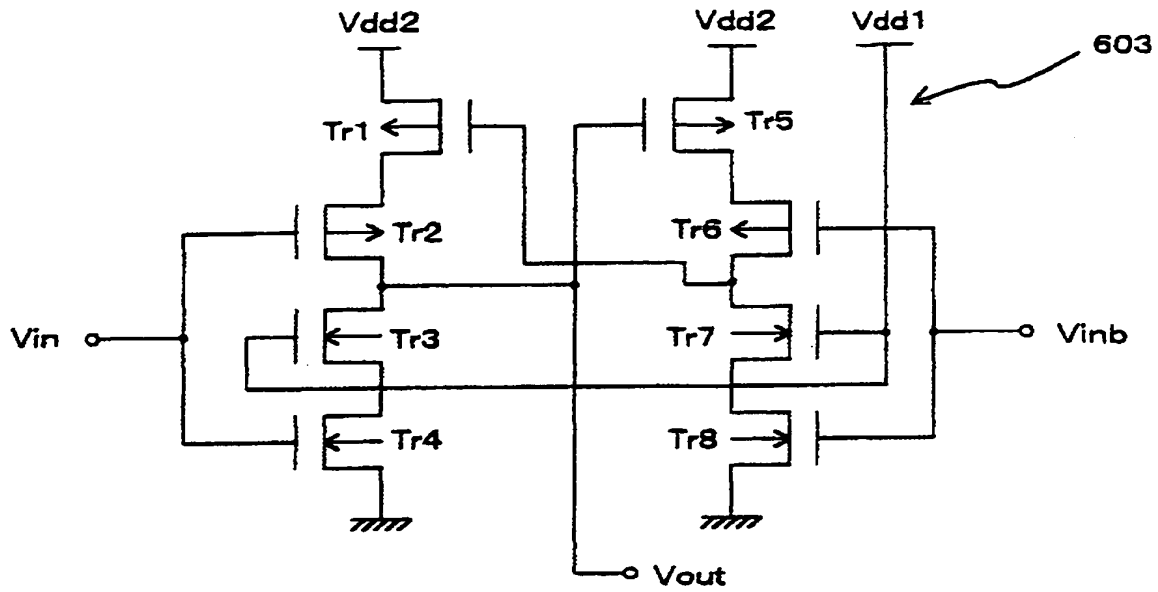


Fig. 7A

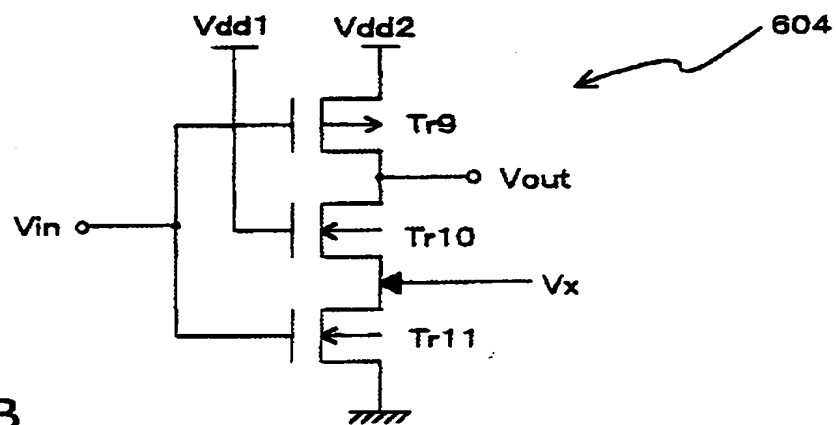


Fig. 7B



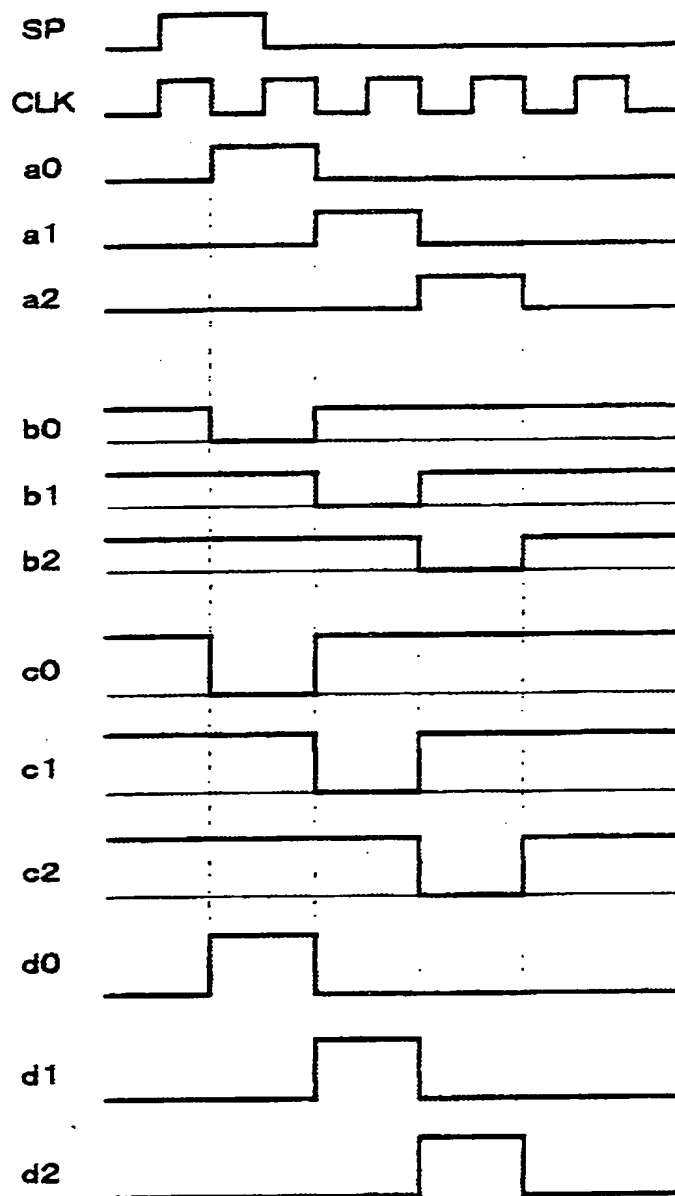


Fig. 8

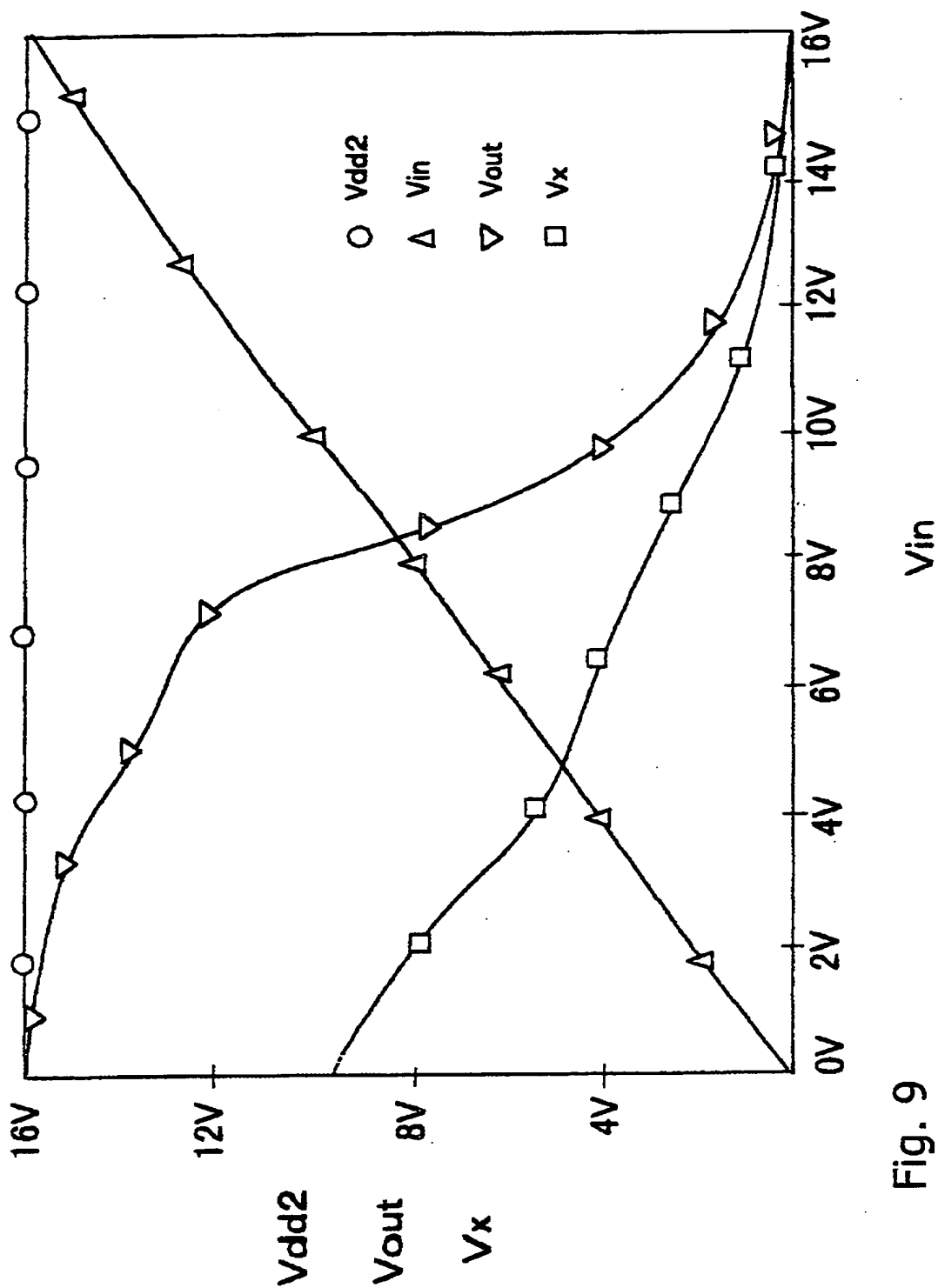


Fig. 9

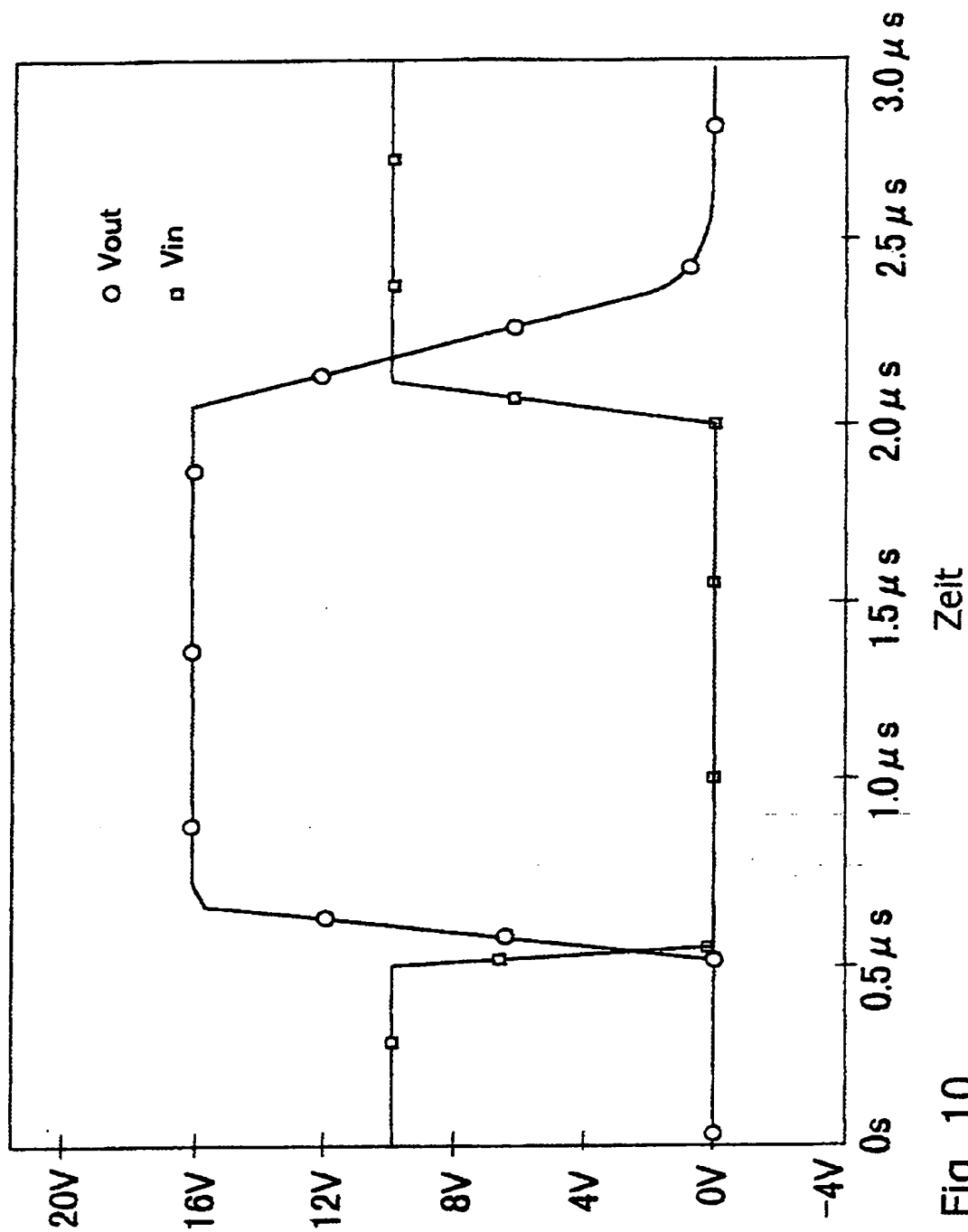


Fig. 10

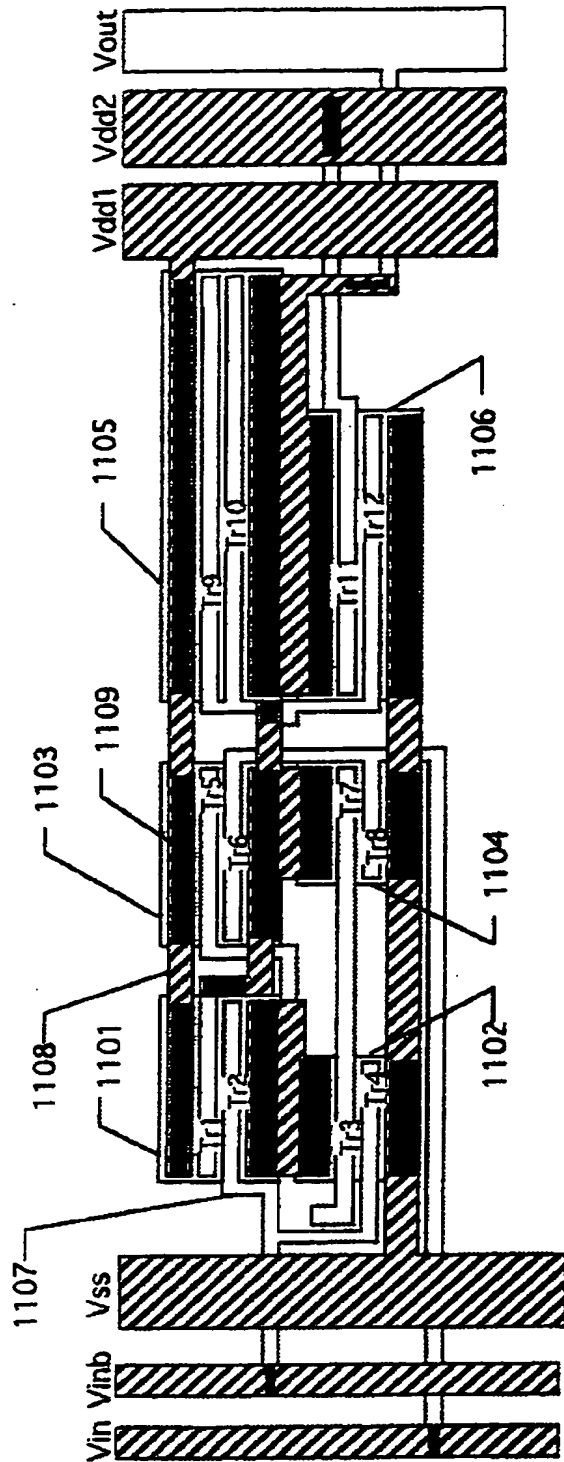


Fig. 11A

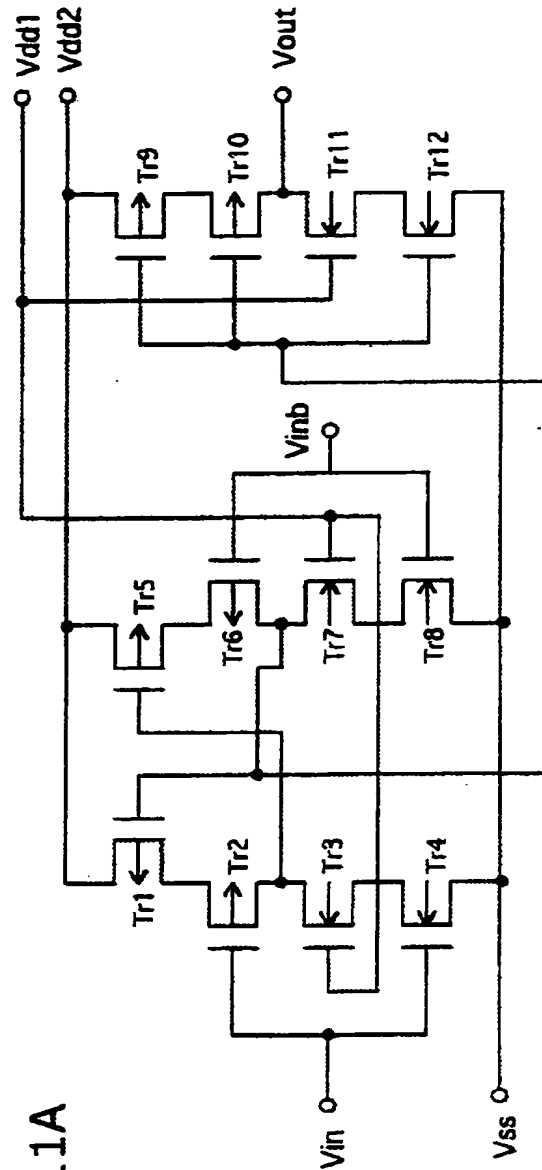


Fig. 11B

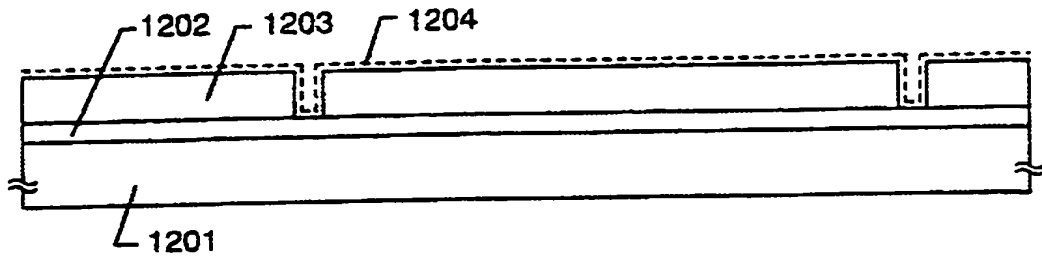


Fig. 12A

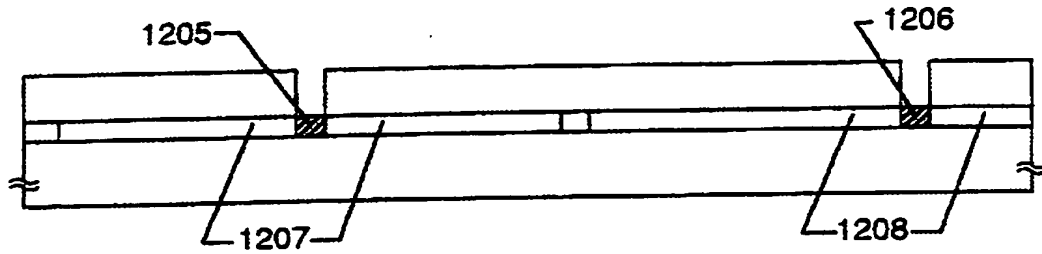


Fig. 12B

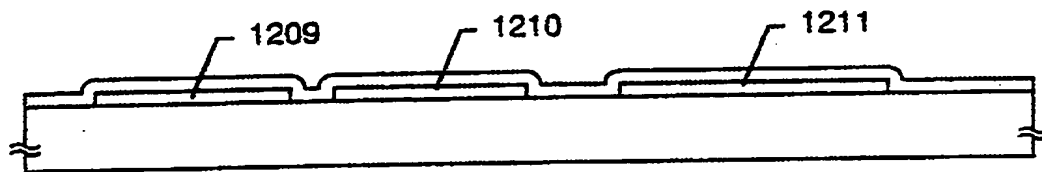


Fig. 12C

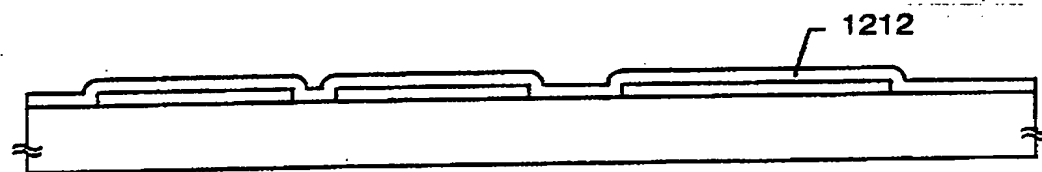


Fig. 12D

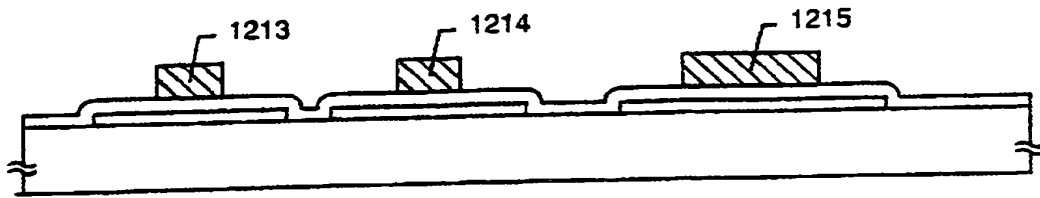


Fig. 13A

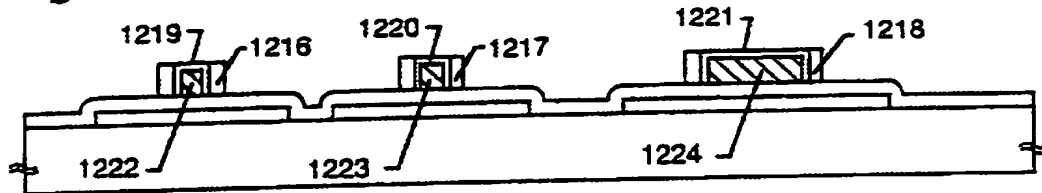


Fig. 13B

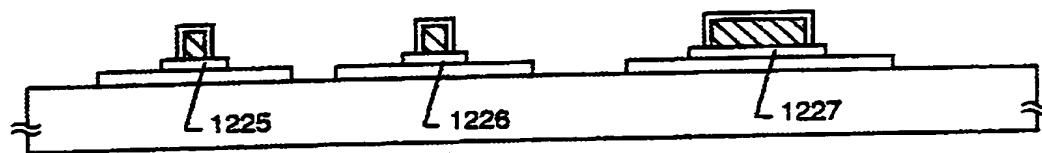


Fig. 13C

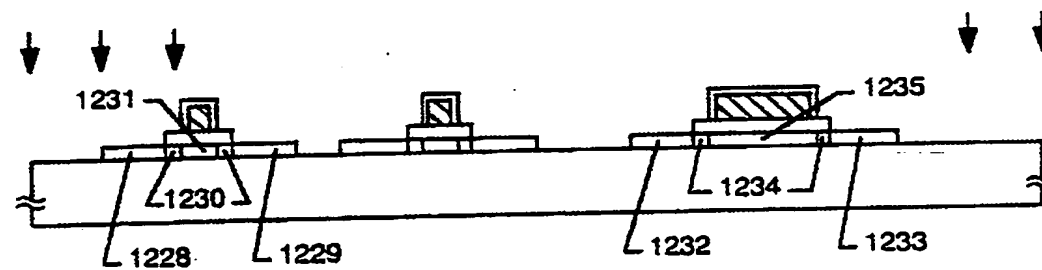


Fig. 13D

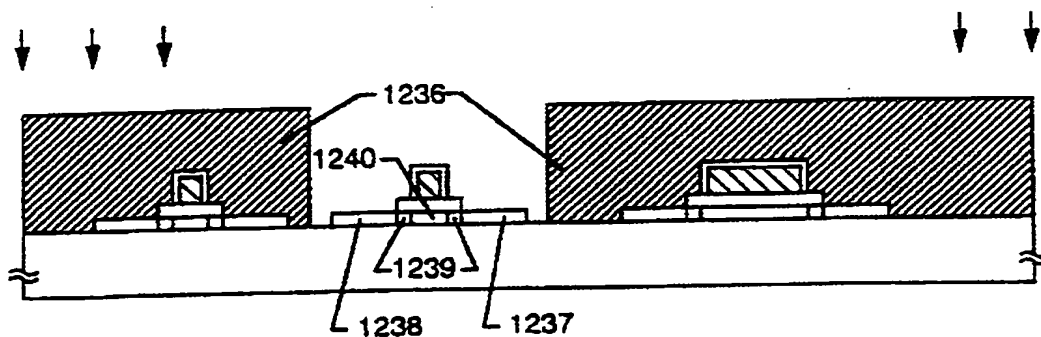


Fig. 14A

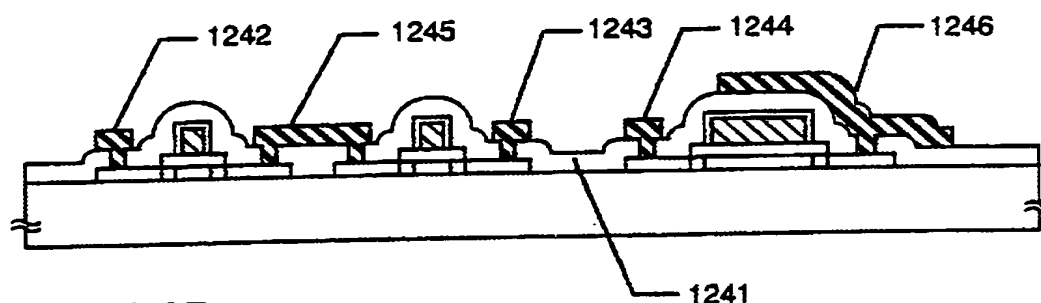


Fig. 14B

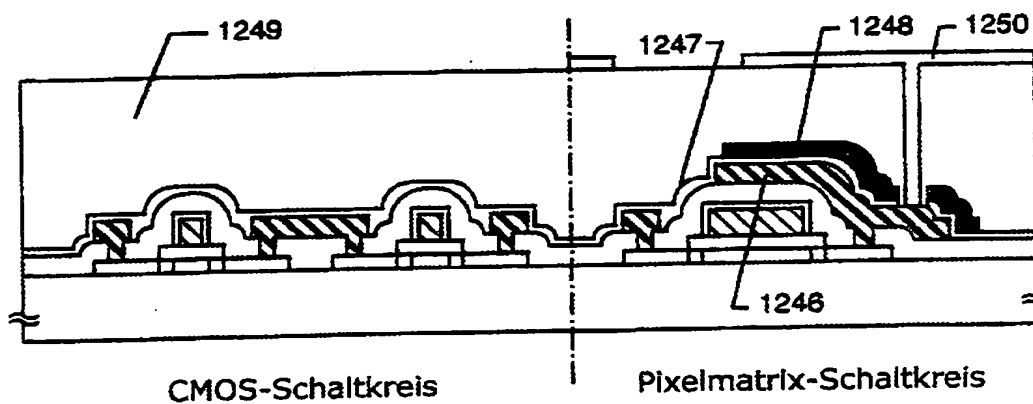


Fig. 14C



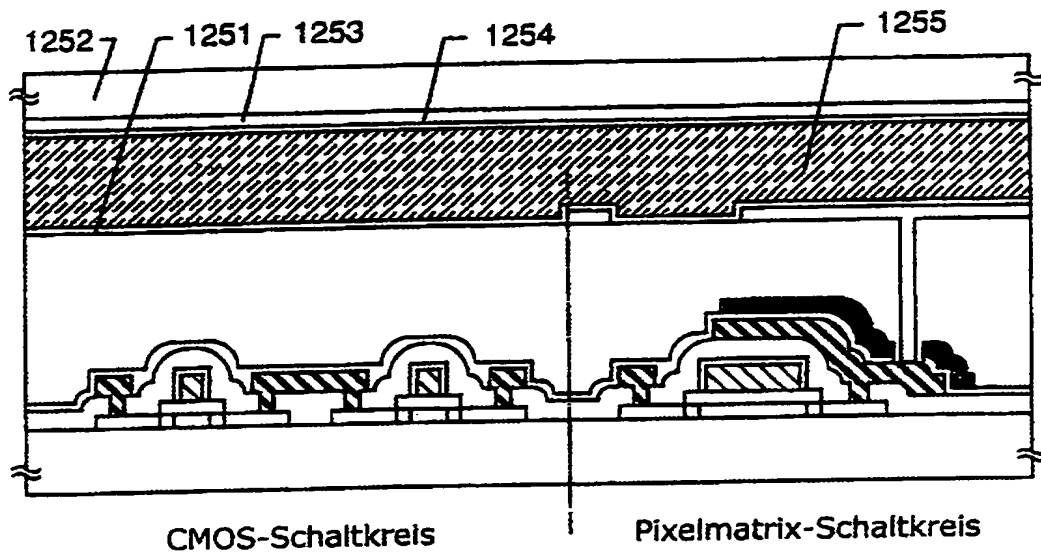


Fig. 15

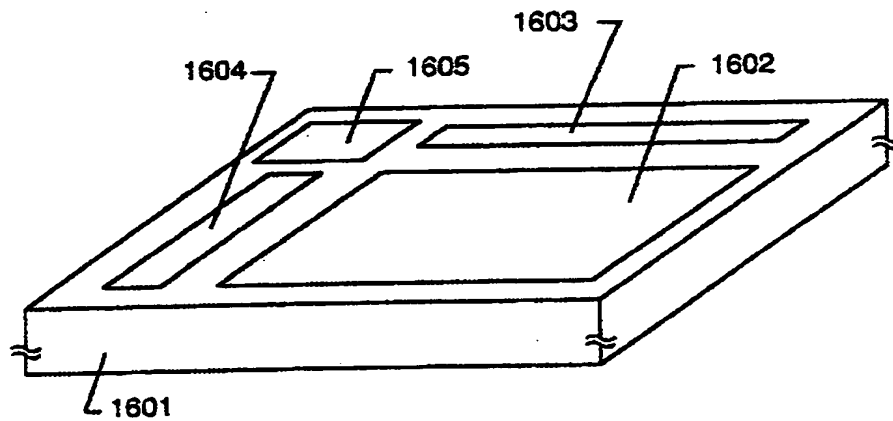
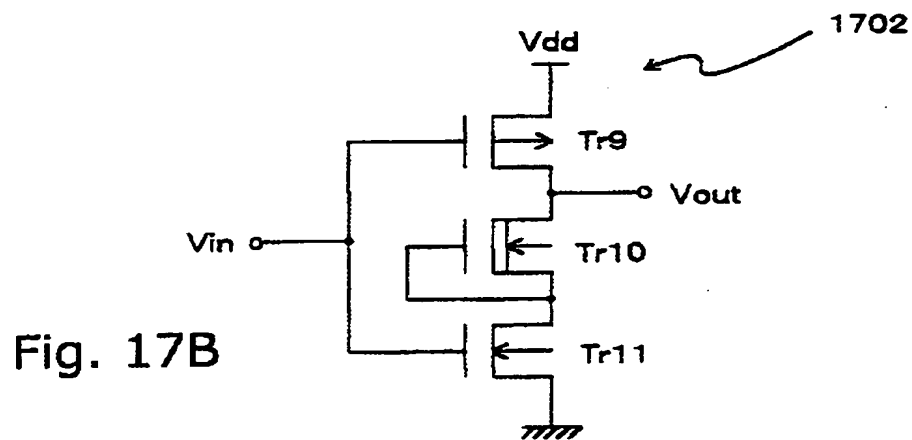
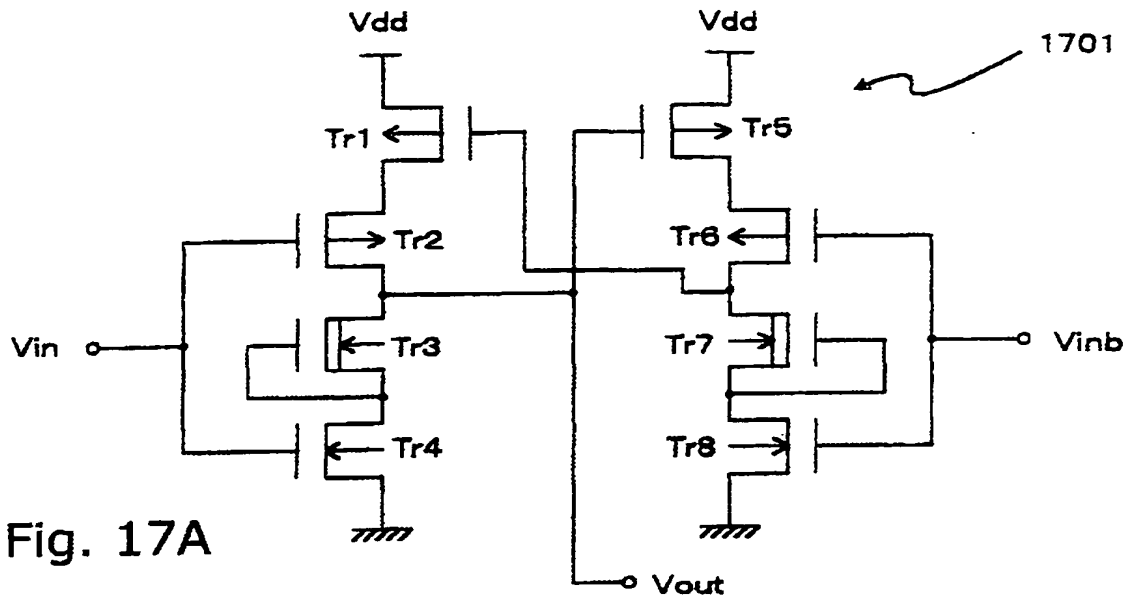


Fig. 16



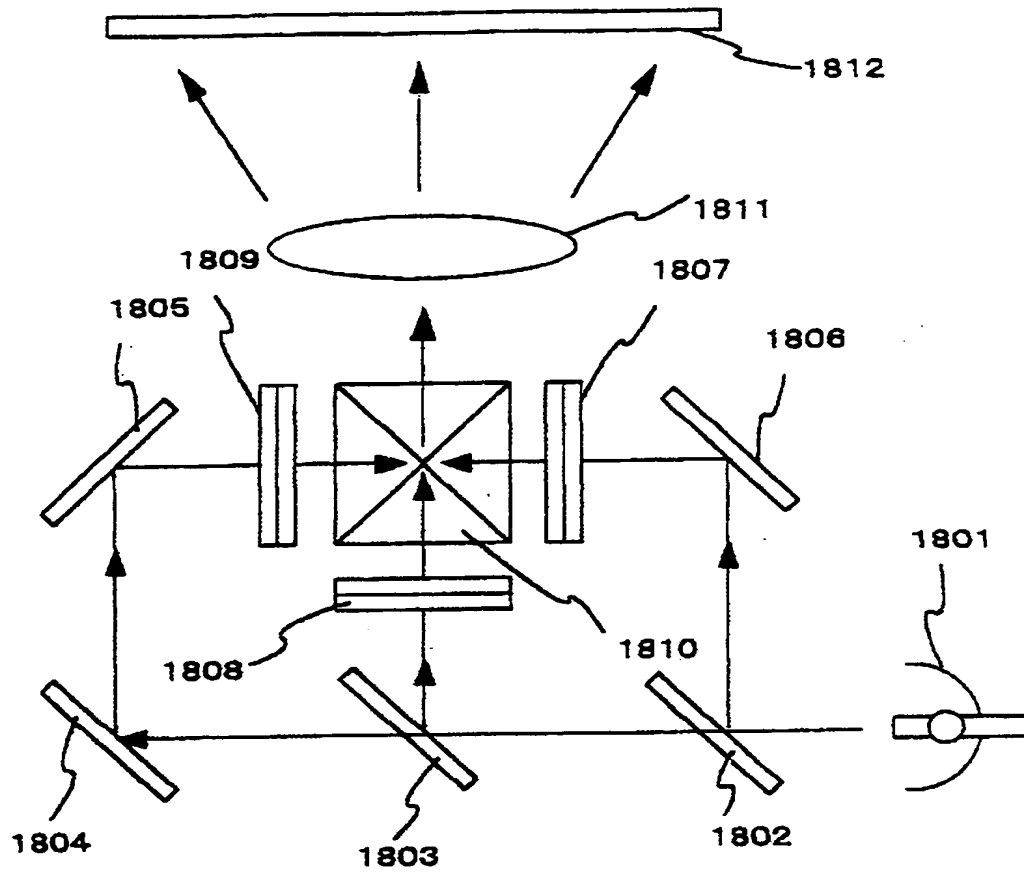


Fig. 18

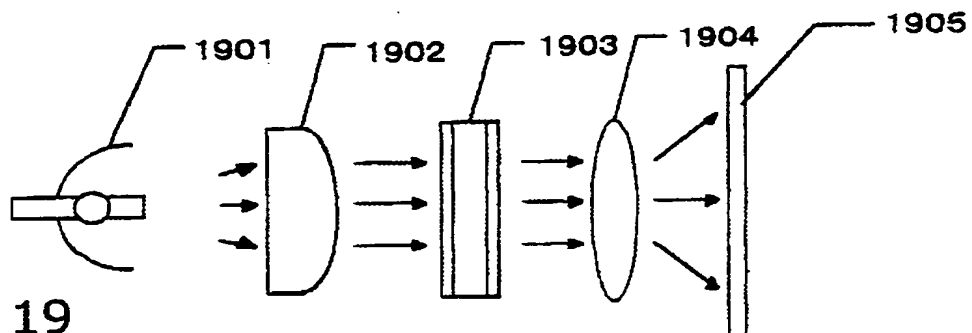
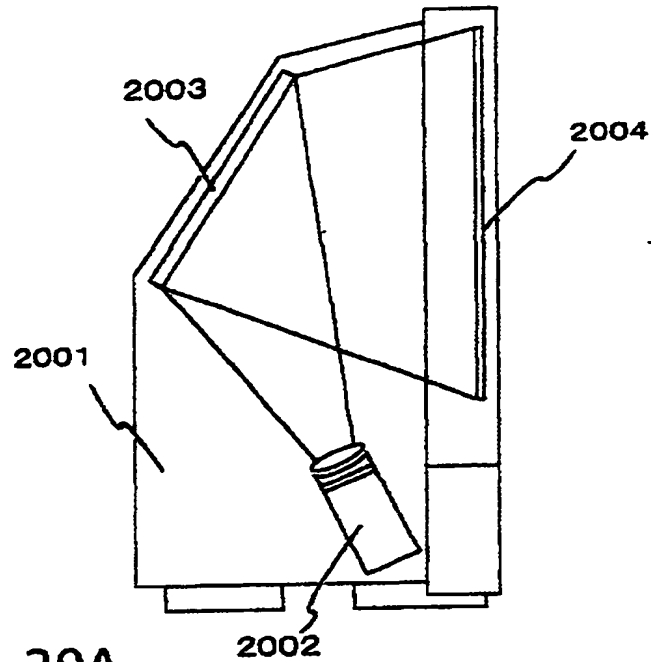
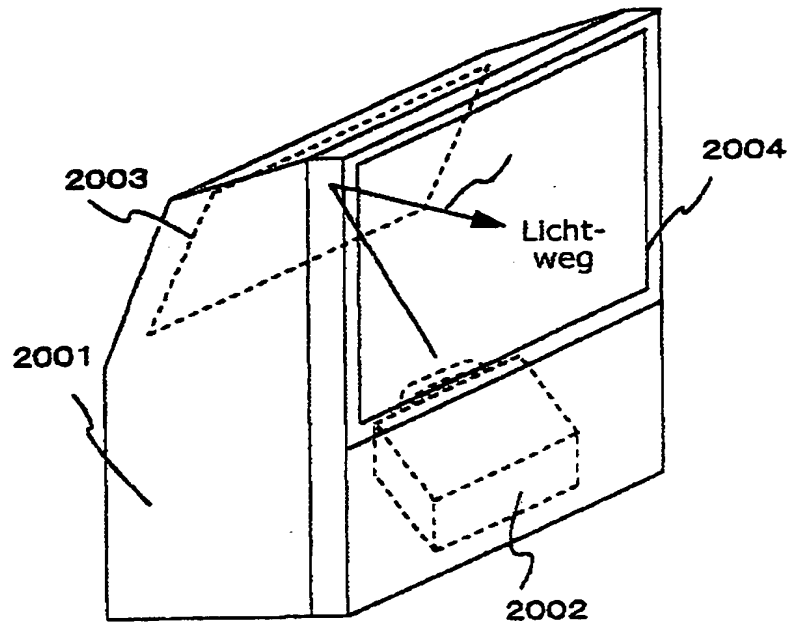


Fig. 19



**Fig. 20A**



**Fig. 20B**

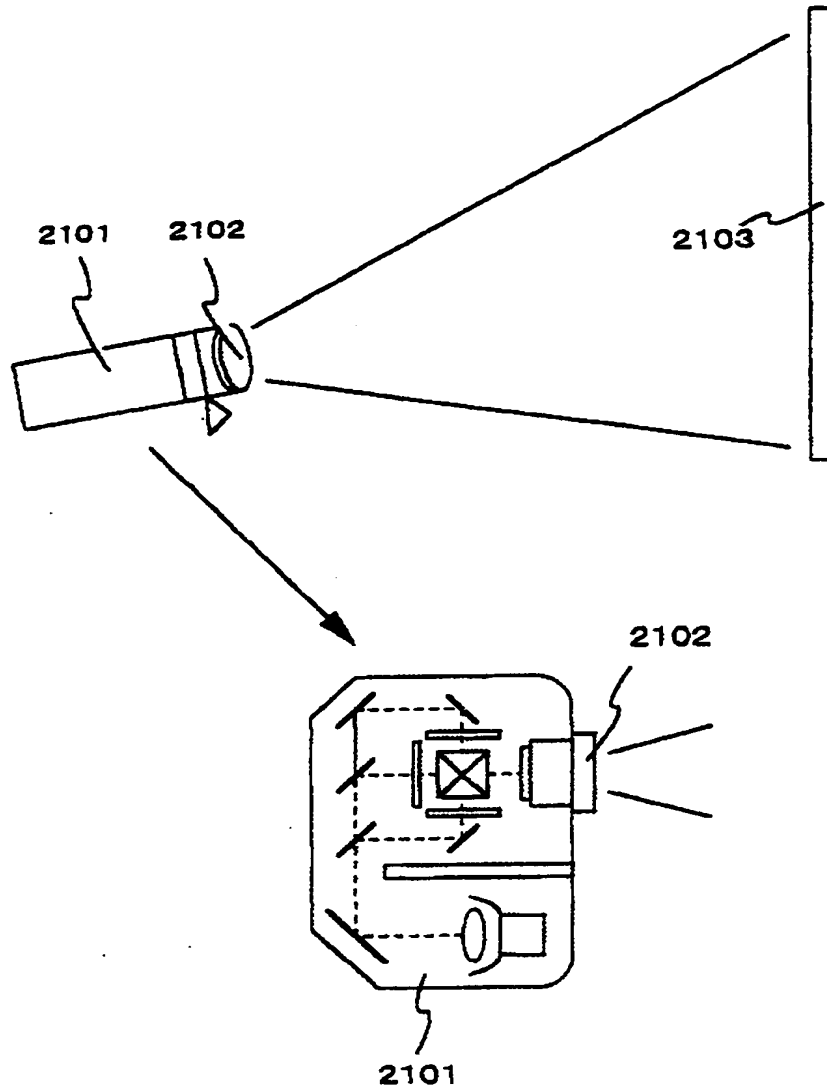


Fig. 21